

Universidade de Brasília – UnB  
Faculdade UnB Gama – FGA  
Engenharia Eletrônica

# **Projeto de Amplificador de Baixo Ruído para Comunicação Através da Terra**

Autor: Adolfo de Souza Serique  
Orientador: Prof. Dr. Wellington Avelino do Amaral

Brasília, DF  
17 de maio de 2021





Adolfo de Souza Serique

## **Projeto de Amplificador de Baixo Ruído para Comunicação Através da Terra**

Monografia submetida ao curso de graduação em Engenharia Eletrônica da Universidade de Brasília, como requisito parcial para obtenção do Título de Bacharel em Engenharia Eletrônica.

Universidade de Brasília – UnB

Faculdade UnB Gama – FGA

Orientador: Prof. Dr. Wellington Avelino do Amaral

Brasília, DF

17 de maio de 2021

---

Adolfo de Souza Serique

Projeto de Amplificador de Baixo Ruído para Comunicação Através da Terra/  
Adolfo de Souza Serique. – Brasília, DF, 17 de maio de 2021-  
136 p. : il. (algumas color.) ; 30 cm.

Orientador: Prof. Dr. Wellington Avelino do Amaral

Trabalho de Conclusão de Curso – Universidade de Brasília – UnB  
Faculdade UnB Gama – FGA , 17 de maio de 2021.

1. Low Noise Amplifier (LNA). 2. Comunicação Through-the-Earth (TTE). I.  
Prof. Dr. Wellington Avelino do Amaral. II. Universidade de Brasília. III. Facul-  
dade UnB Gama. IV. Projeto de Amplificador de Baixo Ruído para Comunicação  
Através da Terra

CDU 02:141:005.6

---

Adolfo de Souza Serique

## **Projeto de Amplificador de Baixo Ruído para Comunicação Através da Terra**

Monografia submetida ao curso de graduação em Engenharia Eletrônica da Universidade de Brasília, como requisito parcial para obtenção do Título de Bacharel em Engenharia Eletrônica.

Trabalho aprovado. Brasília, DF, 21 de maio de 2021 – Data da aprovação do trabalho:

---

**Prof. Dr. Wellington Avelino do  
Amaral**  
Orientador

---

**Prof. Dr. Sandro Augusto Pavlik  
Haddad**  
Convidado 1

---

**Prof. Dr. Leonardo Aguayo**  
Convidado 2

Brasília, DF  
17 de maio de 2021



*Este trabalho é dedicado a Deus, meus pais, meus professores, minha parceira pra toda vida e todos que acreditaram em mim. Obrigada pelos incentivos e pela paciência comigo naqueles dias tão atarefados que precederam a entrega deste trabalho.*





*“Não existe triunfo sem perda,  
não há vitória sem sofrimento,  
não há liberdade sem sacrifício.”  
(Tolkien)*



# Resumo

A atividade da mineração até hoje é indispensável, contribuindo economicamente e no avanço da sociedade. Contudo, o sistema de extração de minérios apresenta riscos, dentre eles a comunicação entre o interior da mina e o meio externo, sendo passível de ocorrer vários tipos de desastre, que pode, principalmente, fazer com que pessoas fiquem soterradas. A comunicação adotada na mineração deve ter alcance em toda sua extensão, para que em meio a desastres o resgate das vítimas seja eficiente. Desse modo, torna-se necessário a operacionalização de um sistema de comunicação emergencial, podendo então ser levado em consideração a comunicação do tipo *Through-the-Earth* (TTE), que pela propagação de ondas eletromagnéticas não terá seu sinal obstruído em meio a rochas e concreto durante a procura das vítimas. Sendo assim, o foco deste trabalho será a elaboração de um amplificador de baixo ruído que integrará um receptor para comunicação TTE, onde todos os blocos foram simulados no *software Cadence* a partir da tecnologia de  $0,18\ \mu m$  da TSMC. Após a etapa de projeto e simulação, encontrou-se resultados satisfatórios para o amplificador principal, o *folded cascode*, com ganho de  $79\ dB$ , ruído referido de entrada de  $102,87\ nV/\sqrt{Hz}$  a  $1\ kHz$  e um consumo estimado de  $0,22\ mW$ . Por fim, foi projetado o *layout* do amplificador *Chopper*.

**Palavras-chaves:** Through-the-Earth. LNA. Sistemas de Comunicação.



# Abstract

Mining activity is indispensable nowadays, contributing economically and advancing society. However, the ore extraction system presents risks, including communication between the interior of the mine and the external environment, which can lead to various types of disaster, which can mainly cause people to be buried. Mining communication must be wide-ranging so that disaster relief can be efficiently rescued. Thus, the operationalization of an emergency communication system becomes necessary, and the Through-the-Earth (TTE) communication can be taken into consideration and concrete during the search for the victims. Thus, the focus of this work will be the elaboration of a low noise amplifier that will integrate a receiver for TTE communication, where all the blocks were simulated in Cadence software from the  $0.18\ \mu m$  TSMC technology. After the design and simulation stage, satisfactory results were found for the main amplifier, folded cascode, with a gain of  $79\ dB$ , input referred noise of  $102.87\ nV/\sqrt{Hz}$  at  $1\ kHz$  and an estimated consumption of  $0.22\ mW$ . Finally, the layout of the amplifier *Chopper* was designed.

**Key-words:** Through-the-Earth. LNA. Communication systems.



# Lista de ilustrações

Figura 1 – Configuração de uma comunicação TTE (BARKAND; DAMIANO; SHUMAKER, 2006) . . . . .	31
Figura 2 – Elementos básicos de um sistema de comunicação (LATHI; DING, 1993)	35
Figura 3 – Exemplo de modulação BPSK mostrado no <i>MatLab</i> (Anexo C) . . . .	36
Figura 4 – Esquemático do receptor (AMARAL, 2019) . . . . .	37
Figura 5 – Diagrama de Bode de um filtro passa-faixa . . . . .	39
Figura 6 – Frequência característica do ruído de um amplificador operacional (DEVICES, Acessado em 03/11/2019) . . . . .	40
Figura 7 – Diagrama de blocos do amplificador <i>Chopper</i> . . . . .	41
Figura 8 – Espectros da banda base (a) e da banda passante (b) (RAZAVI, 2011)	42
Figura 9 – Disposição de transistores NMOS e PMOS em um <i>wafer</i> . . . . .	43
Figura 10 – Frequência de corte de um filtro Butterworth passa-baixas . . . . .	43
Figura 11 – Atenuação do filtro Butterworth passa-baixas de acordo com sua ordem	44
Figura 12 – Topologia <i>Sallen-Key</i> de segunda ordem . . . . .	44
Figura 13 – Topologia <i>Sallen-Key</i> de segunda ordem passa-baixas . . . . .	45
Figura 14 – <i>Folded cascode</i> com entrada PMOS . . . . .	52
Figura 15 – Esquemático do referencial de corrente . . . . .	59
Figura 16 – Esquemático do referencial de tensão . . . . .	60
Figura 17 – Esquemático do <i>mixer</i> diferencial . . . . .	61
Figura 18 – Esquemático do <i>mixer single-ended</i> . . . . .	61
Figura 19 – Diagrama de <i>Bode</i> da função de transferência do filtro (Anexo B) . . .	64
Figura 20 – Diagrama de <i>Bode</i> da nova função de transferência do filtro (Anexo B)	66
Figura 21 – Esquemático do filtro <i>Sallen-Key</i> de quarta ordem . . . . .	67
Figura 22 – Esquemático do amplificador de dois estágios . . . . .	67
Figura 23 – Esquemático do amplificador <i>Chopper</i> . . . . .	71
Figura 24 – Configuração não inversora (INSTRUMENTS, 2008) . . . . .	71
Figura 25 – LNA projetado pelo aluno Breno Dantas de Castro . . . . .	72
Figura 26 – Esquemático da simulação do <i>offset</i> . . . . .	74
Figura 27 – Simulação do <i>offset</i> . . . . .	74
Figura 28 – Esquemático da simulação do ganho diferencial e margem de fase . . .	75
Figura 29 – Simulação do ganho diferencial, margem de fase e GB . . . . .	75
Figura 30 – Esquemático da simulação do <i>slew rate</i> . . . . .	76
Figura 31 – Simulação do <i>slew rate</i> positivo . . . . .	76
Figura 32 – Simulação do <i>slew rate</i> negativo . . . . .	77
Figura 33 – Simulação da dissipação de potência do <i>folded</i> . . . . .	77

Figura 34 – Simulação da dissipação de potência do <i>folded</i> com as referências de tensão e corrente . . . . .	78
Figura 35 – Esquemático da simulação do ICMR . . . . .	78
Figura 36 – Simulação do ICMR . . . . .	79
Figura 37 – Esquemático da simulação do OVSR . . . . .	79
Figura 38 – Simulação do OVSR . . . . .	80
Figura 39 – Simulação do OVSR . . . . .	80
Figura 40 – Esquemático da simulação do CMRR . . . . .	81
Figura 41 – Simulação do CMRR . . . . .	81
Figura 42 – Esquemático da simulação do ruído . . . . .	82
Figura 43 – Simulação do ruído . . . . .	82
Figura 44 – Rotinas de simulação no ADS . . . . .	84
Figura 45 – Resultados das simulações . . . . .	85
Figura 46 – Simulação da corrente positiva . . . . .	86
Figura 47 – Simulação da corrente negativa . . . . .	87
Figura 48 – Simulação da tensão $V_{nb2}$ . . . . .	88
Figura 49 – Simulação da tensão $V_{pb2}$ . . . . .	88
Figura 50 – Simulação do filtro a nível de transistor . . . . .	89
Figura 51 – Simulação do filtro com o amplificador modelado em Verilog-A . . . . .	89
Figura 52 – Simulação do filtro utilizando Verilog-AMS . . . . .	90
Figura 53 – Saída do filtro comparada com a entrada do mesmo . . . . .	90
Figura 54 – Simulação do <i>offset</i> . . . . .	91
Figura 55 – Simulação do ganho diferencial e margem de fase . . . . .	92
Figura 56 – Simulação do <i>slew rate</i> positivo . . . . .	92
Figura 57 – Simulação do <i>slew rate</i> negativo . . . . .	93
Figura 58 – Simulação do ICMR . . . . .	93
Figura 59 – Simulação do OVSR . . . . .	94
Figura 60 – Simulação do OVSR . . . . .	94
Figura 61 – Simulação da saída . . . . .	96
Figura 62 – DFT da saída encontrada . . . . .	96
Figura 63 – Simulação da saída . . . . .	97
Figura 64 – DFT da saída encontrada . . . . .	97
Figura 65 – Simulação da saída . . . . .	98
Figura 66 – DFT da saída encontrada . . . . .	98
Figura 67 – Simulação da saída . . . . .	99
Figura 68 – DFT da saída encontrada . . . . .	99
Figura 69 – <i>Layout</i> do <i>Chopper</i> completo . . . . .	103
Figura 70 – <i>Layout</i> sem o filtro . . . . .	103
Figura 71 – <i>Layout</i> do <i>chip</i> final ( <i>Chopper</i> sem o filtro destacado em vermelho) . . . . .	104



Figura 72 – Resultado do DRC . . . . .	104
Figura 73 – Resultado do LVS . . . . .	105
Figura 74 – Resultado dos valores fornecidos pelo programa. . . . .	117
Figura 75 – Diagrama de <i>Bode</i> da função de transferência do filtro . . . . .	120
Figura 76 – Diagrama de <i>Bode</i> da função de transferência do filtro . . . . .	121
Figura 77 – Resultado dos valores fornecidos pelo programa. . . . .	128
Figura 78 – <i>Layout</i> do <i>Chopper</i> completo . . . . .	134
Figura 79 – <i>Layout</i> sem o filtro . . . . .	135
Figura 80 – <i>Layout</i> do <i>chip</i> final . . . . .	136



# Lista de tabelas

Tabela 1 – Especificações do projeto . . . . .	51
Tabela 2 – Dimensões dos transistores do <i>folded cascode</i> PMOS . . . . .	58
Tabela 3 – Tensões de polarização do <i>folded cascode</i> PMOS . . . . .	58
Tabela 4 – Outros resultados do <i>folded cascode</i> PMOS . . . . .	58
Tabela 5 – Dimensões dos transistores do espelho de corrente . . . . .	61
Tabela 6 – Polinomiais <i>Butterworth</i> normalizados . . . . .	62
Tabela 7 – Especificações do projeto . . . . .	62
Tabela 8 – Valores dos capacitores e resistores do primeiro filtro . . . . .	65
Tabela 9 – Valores dos capacitores e resistores do segundo filtro . . . . .	65
Tabela 10 – Especificações do projeto . . . . .	68
Tabela 11 – Dimensões dos transistores do amplificador de dois estágios . . . . .	70
Tabela 12 – Outros resultados do amplificador de dois estágios . . . . .	70
Tabela 13 – Resistências do amplificador não inversor . . . . .	72
Tabela 14 – Dimensões dos transistores do <i>folded cascode</i> PMOS . . . . .	73
Tabela 15 – Comparação dos valores esperados com os valores simulados . . . . .	83
Tabela 16 – Dimensões dos transistores do referencial de corrente . . . . .	86
Tabela 17 – Dimensões dos transistores do referencial de tensão . . . . .	87
Tabela 18 – Dimensões dos transistores do amplificador de dois estágios . . . . .	91
Tabela 19 – Comparação dos valores esperados com os valores simulados. . . . .	95
Tabela 20 – Dimensões dos transistores do <i>mixer</i> diferencial . . . . .	95
Tabela 21 – Dimensão do transistor do <i>mixer single-ended</i> . . . . .	97



# Lista de abreviaturas e siglas

AC	<i>Alternating Current</i>
ADC	<i>Amostragem Dupla Correlacionada</i>
ADS	<i>Advanced Design System</i>
Av	<i>Ganho</i>
AZ	<i>Auto-zero</i>
BPSK	<i>Binary Phase Shift Keying</i>
CMOS	<i>Complementary Metal Oxide Semiconductor</i>
CMRR	<i>Common Mode Rejection Ratio</i>
DC	<i>Direct Current</i>
DFT	<i>Discrete Fourier Transform</i>
DRC	<i>Design Rule Checking</i>
EC	<i>Estabilização Chopper</i>
Eq.	<i>Equação</i>
FET	<i>Field Effect Transistor</i>
Fig.	<i>Figura</i>
GB	<i>Produto Ganho Banda</i>
ICMR	<i>Input Common-Mode Range</i>
LNA	<i>Low Noise Amplifier</i>
LVS	<i>Layout Versus Schematic</i>
MF	<i>Margem de Fase</i>
NMOS	<i>N-Type Metal Oxide Semiconductor</i>
OVSF	<i>Output Voltage Swing Range</i>
PMOS	<i>P-Type Metal Oxide Semiconductor</i>

PSRR	<i>Power Supply Rejection Ratio</i>
RMS	<i>Root Mean Square</i>
SNR	<i>Signal-To-Noise Ratio</i>
SR	<i>Slew Rate</i>
Tab.	<i>Tabela</i>
TBJ	<i>Transistor de Junção Bipolar</i>
TCC	<i>Trabalho de Conclusão de Curso</i>
TTA	<i>Through the Air</i>
TTE	<i>Through-the-Earth</i>
TTW	<i>Through the Wire</i>
ULF	<i>Ultra Low Frequency</i>
VLF	<i>Very Low Frequency</i>

# Lista de símbolos

$\lambda_n$	Parâmetro de modulação do comprimento do canal <i>NMOS</i>
$\lambda_p$	Parâmetro de modulação do comprimento do canal <i>PMOS</i>





# Sumário

<b>I</b>	<b>INTRODUÇÃO E FUNDAMENTAÇÃO TEÓRICA</b>	<b>27</b>
<b>1</b>	<b>INTRODUÇÃO</b>	<b>29</b>
<b>1.1</b>	<b>Contextualização</b>	<b>29</b>
<b>1.2</b>	<b>Sistema TTE</b>	<b>30</b>
<b>1.3</b>	<b>Objetivos</b>	<b>32</b>
1.3.1	Objetivo Geral	32
1.3.2	Objetivos Específicos	32
<b>1.4</b>	<b>Abordagens Utilizadas</b>	<b>32</b>
<b>1.5</b>	<b>Estrutura do Trabalho</b>	<b>33</b>
<b>2</b>	<b>FUNDAMENTAÇÃO TEÓRICA</b>	<b>35</b>
<b>2.1</b>	<b>Modelo de Um Sistema de Comunicação</b>	<b>35</b>
<b>2.2</b>	<b>Topologia do Receptor</b>	<b>36</b>
2.2.1	Regulador de tensão	37
2.2.2	Transformador para casamento de impedância	37
2.2.3	Amplificador de baixo ruído	38
2.2.4	Filtro	38
2.2.5	Amplificador com ganho programável	39
<b>2.3</b>	<b>Amplificador Operacional <i>Chopper</i></b>	<b>39</b>
2.3.1	O princípio do <i>Chopper</i>	40
2.3.2	Misturador de frequência	41
2.3.3	O amplificador	42
2.3.4	Filtro passa-baixas	43
2.3.4.1	Topologia <i>Sallen-Key</i> de segunda ordem	44
<b>2.4</b>	<b>Ruído</b>	<b>45</b>
2.4.1	Definição de ruído	45
2.4.2	Razão sinal-ruído	46
2.4.3	Tipos de ruído	46
2.4.3.1	Ruído de disparo	46
2.4.3.2	Ruído térmico	47
2.4.3.3	Ruído de contato	47
2.4.3.4	Ruído de ruptura	47
2.4.3.5	Ruído avalanche	47

<b>II</b>	<b>PROJETO E SIMULAÇÃO</b>	<b>49</b>
<b>3</b>	<b>PROJETO</b>	<b>51</b>
<b>3.1</b>	<b>Amplificador <i>Chopper</i></b>	<b>51</b>
3.1.1	Amplificador <i>folded cascode</i> PMOS	51
3.1.1.1	Referencial de corrente	58
3.1.1.2	Referencial de tensão	59
3.1.2	Misturador de frequência	61
3.1.3	Filtro passa-baixas	62
3.1.3.1	Viabilidade para fabricação	67
3.1.3.2	Amplificador do filtro	67
<b>3.2</b>	<b>Amplificador <i>Chopper</i></b>	<b>71</b>
<b>3.3</b>	<b>Amplificador de Baixo Ruído</b>	<b>71</b>
<b>4</b>	<b>SIMULAÇÕES</b>	<b>73</b>
<b>4.1</b>	<b>Amplificador <i>folded cascode</i> PMOS</b>	<b>73</b>
4.1.1	Simulações no ADS	83
4.1.2	Referencial de corrente	85
4.1.3	Referencial de tensão	87
<b>4.2</b>	<b>Filtro passa-baixas</b>	<b>88</b>
4.2.1	Amplificador	90
<b>4.3</b>	<b>Misturadores de Frequência</b>	<b>95</b>
4.3.1	Diferencial	95
4.3.2	<i>Single-ended</i>	97
<b>4.4</b>	<b>Amplificador <i>Chopper</i></b>	<b>98</b>
<b>III</b>	<b>LAYOUT E CONCLUSÃO</b>	<b>101</b>
<b>5</b>	<b>LAYOUT</b>	<b>103</b>
<b>6</b>	<b>CONCLUSÃO</b>	<b>107</b>
6.1	Proposta de melhoria	107
	<b>REFERÊNCIAS</b>	<b>109</b>
	<b>ANEXOS</b>	<b>111</b>
	<b>ANEXO A – CÓDIGO PARA CÁLCULO DO AMPLIFICADOR <i>FOLDED CASCODE</i> PMOS</b>	<b>113</b>

ANEXO B – CÓDIGO PARA VALIDAR AS FUNÇÕES DE TRANSFERÊNCIA . . . . .	119
ANEXO C – CÓDIGO PARA EXEMPLIFICAR UMA MODULAÇÃO BPSK . . . . .	123
ANEXO D – CÓDIGO PARA CÁLCULO DO AMPLIFICADOR DE DOIS ESTÁGIOS . . . . .	125
ANEXO E – AMPLIFICADOR MODELADO EM VERILOG-A . . .	129
ANEXO F – FILTRO MODELADO EM VERILOG-AMS . . . . .	131
ANEXO G – <i>LAYOUTS</i> . . . . .	134



# Parte I

## Introdução e Fundamentação Teórica



# 1 Introdução

Este documento apresenta o Trabalho de Conclusão de Curso 2 do curso de Graduação em Engenharia Eletrônica da Universidade de Brasília Campus Gama do aluno Adolfo de Souza Serique. Este trabalho diz respeito a um projeto de amplificador de baixo ruído, essencialmente, para o uso em minas terrestres em casos de acidentes ou para situações corriqueiras. Levando em consideração este contexto, a comunicação cabeada fica muitas vezes impossibilitada, portanto, será levado em consideração a comunicação do tipo *Through-the-Earth* (TTE).

## 1.1 Contextualização

A mineração possui grande impacto na economia mundial, gerando por ano um valor estimado de 962 bilhões de dólares, detendo o Brasil a quarta posição do ranking mundial, possuindo uma grande importância no mundo de hoje, devido ao fato que é de onde é obtido substâncias ou materiais necessários para produzir energia elétrica como óleo e urânio, além de muitos recursos valiosos como água, rocha, ouro, prata, entre outros. Grande parte das indústrias deste setor trabalham em minas subterrâneas, consequentemente, equipamentos e trabalhadores especializados são necessários para a realização deste tipo de atividade, tornando assim, vital a comunicação em tempo real entre as equipes, seja para situações corriqueiras ou emergenciais. (FOROOSHANI et al., 2013) (YARKAN et al., 2009)

Em uma mina existem três mecanismos de comunicação: *Through-the-Earth* (TTE) de frequência abaixo de 30 kHz e realizada pela propagação de ondas eletromagnéticas, *Through-the-Wire* (TTW) de frequência da ordem de 10 MHz realizada por cabeamento e a *Through-the-Air* (TTA) de alta frequência também realizada por cabeamento em pontos estratégicos. Cada uma destas comunicações possui particularidades e especificações de equipamentos distintas. (FOROOSHANI et al., 2013)

Para situações emergenciais, como explosões, incêndio, inundações e aprisionamento por deslizamento de rochas por exemplo, sistemas convencionais de comunicação podem ser ineficientes se a sua infraestrutura for danificada. Neste contexto, a comunicação TTE é uma alternativa promissora em substituição as outras tecnologias, porém pouca explorada devido as suas limitações técnicas. (YENCHEK et al., 2012)

O regulamento *Mine Improvement and New Emergency Response Act* (MINER Act) do congresso americano exige, em um prazo de três anos, um plano para sistema de comunicação de emergência em minas subterrâneas que opere em casos de necessidade,

devendo ser sem fio, bidirecional e capaz de localizar os soterrados. Logo, há regulamentação que impulsiona e estimula o desenvolvimento da tecnologia TTE. (YENCHEK et al., 2012)

## 1.2 Sistema TTE

O interesse por comunicação sem fio para minas subterrâneas começou por volta dos anos 1920 com os estudiosos da época realizando pesquisas nas possibilidades da transmissão *wireless* TTE. Isto continuou até a década de 40 onde o Departamento de Minas dos Estados Unidos começou a comercializar tecnologias como *carrier-current* rádios e TTE *signaling* para comunicações normais e as de operações de emergências nas minas. Porém ao final da década de 40, os estudos de comunicação em túneis foram deixados de lado devido taxa de transmissão baixa e ao pesado e grande equipamento utilizado neste tipo de comunicação. Todavia, os estudos sobre TTE foram retomados atualmente, devido as novas tecnologias de sistemas de comunicação disponíveis e preocupação com a vida humana, em decorrência a frequentes acidentes em minas terrestres. (FOROOSHANI et al., 2013)

Grande parte dos sistemas de comunicação sem fio utilizam antenas radiantes e topologias em Rádio Frequência (RF), tendo meio de propagação com características próximas ao vácuo. No entanto, em um ambiente TTE, surgem complicações, pois o meio é constituído por pedras, areia, água e outros materiais com condutividade elétrica não desprezível. Portanto, a perda de propagação cresce bastante em função da frequência e da condutividade elétrica do meio. (SILVA et al., 2016)

Os sistemas de comunicação TTE transmitem um sinal de baixa frequência no solo por meio de uma antena circular, a fim de permitir comunicação sem fio de em áreas confinadas como túneis, minas e cavernas (Fig. 1). Este método de comunicação engloba aplicações como voz em tempo real, voz, mensagens de texto, emitir um sinal periodicamente para, por exemplo, ajudar uma equipe de resgate a encontrar a sua origem, monitoramento da mina, acionamento de explosivos, entre outros. Isto propicia a comunicação em qualquer local onde existe uma obstrução, como por exemplo uma camada de rocha e concreto, que impeça o uso de comunicação tradicional. Diante disto, o sistema TTE mostra-se uma tecnologia promissora para a indústria de mineração, motivando a produção científica nesta área. (PATRI; NAYAK; JAYANTHU, 2013) (YENCHEK et al., 2012)



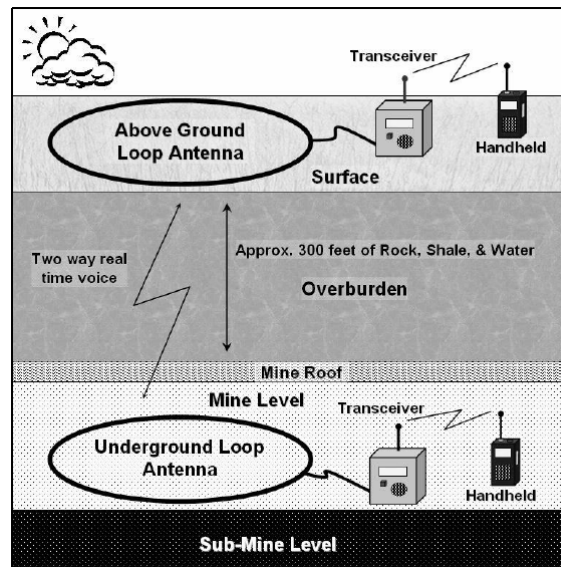


Figura 1 – Configuração de uma comunicação TTE (BARKAND; DAMIANO; SHUMAKER, 2006)

As ondas eletromagnéticas se propagam através das rochas por condutividade. Como as ondas em altas frequências neste meio são atenuadas pelo efeito pelicular, faz-se necessária técnica de comunicação digital de baixa frequência de transmissão. Nesta técnica, a transmissão é realizada por indução magnética na antena provocada pela alta corrente circulante, assim, causando uma variação do campo magnético que é captada pelo receptor. O sinal da transmissão e recepção pode ser impactado pela configuração da antena (linear ou circular, por exemplo). Diante disto, deve-se encontrar um enlace na seleção da frequência e um amplificador de baixo ruído, com ganho de corrente suficiente para atender as especificações da aplicação desejada. (YENCHEK et al., 2012)

Os sistemas de comunicação TTE são mais propensos a sobreviverem a explosões subterrâneas ou danificações nas estruturas, onde a rede de comunicação convencional é a primeira a ser comprometida, propiciando comunicação ininterrupta e em tempo real com a superfície para trabalhadores presos. Os sistemas semi-duplex fornecem comunicações em ambos os sentidos, mas apenas numa direção em um determinado período de tempo (não é simultâneo) na qual podem transmitir dados de áudio e texto que podem ser detectados na superfície. (BARKAND; DAMIANO; SHUMAKER, 2006)

Para casos de emergência são comumente utilizados dois tipos de comunicação baseados em TTE que são: comunicação por texto e rastreamento. Essa comunicação por texto é realizada através do dispositivo pessoal de emergência, onde é utilizado sinais VLF (*Very Low Frequency*)/ULF (*Ultra Low Frequency*) para transmitir mensagens de texto. Inicialmente só havia a possibilidade da comunicação ser “one-way”, entretanto atualmente é possível a comunicação “two-way” (Fig. 1). (FOROOSHANI et al., 2013)

## 1.3 Objetivos

### 1.3.1 Objetivo Geral

Este trabalho de conclusão de curso tem como a finalidade de projetar um amplificador de baixo ruído para ser implementado no receptor do sistema de comunicação TTE. O trabalho descreve os métodos para a criação do amplificador, detalhando cada passo do projeto e simulações que validam cada parte do projeto desenvolvido do mesmo.

### 1.3.2 Objetivos Específicos

Para os objetivos específicos, tem-se:

- Apresentar a topologia utilizada no receptor.
- Estudar e projetar um amplificador *Chopper* de baixo ruído, apresentando sua topologia e utilidade para o sistema como todo.
- Apresentar a topologia do amplificador de baixo ruído (LNA) que será utilizado no receptor.
- Projetar os circuitos que serão utilizados para cada passo do projeto, modelando-os matematicamente e simulando-os.
- Implementar e simular os circuitos no *software* de desenvolvimento. O *software* escolhido para realizar o projeto foi o *Cadence*.

## 1.4 Abordagens Utilizadas

O projeto será desenvolvido inicialmente através da delimitação do problema abordado e soluções disponíveis, através da revisão bibliográfica, estudo dos circuitos, projeto de cada bloco do sistema, testes de verificações e validações. Portanto, será necessária a utilização de algumas ferramentas computacionais para comprovação dos cálculos realizados.

Dentre os programas utilizados neste projeto estão o *Matlab*, utilizado para validar a função de transferência do filtro que será projetado e mostrar alguns exemplos. Pequenos programas em linguagem *C* para realizar o cálculo das dimensões dos transistores e outras características dos circuitos estudados. Ferramenta de simulação e desenvolvimento de circuitos, no qual foi escolhido o *Cadence*.

## 1.5 Estrutura do Trabalho

O documento está organizado da seguinte forma:

### Parte I

- Capítulo 1 - Introdução, contextualização e uma caracterização do sistema TTE, na qual o proposto projeto está inserido.
- Capítulo 2 - Fundamentação teórica sobre o problema abordado e uma proposta de como resolvê-lo.

### Parte II

- Capítulo 3 - Descreve os passos de projeto de cada circuito que compõe o LNA proposto.
- Capítulo 4 - Implementação e simulações dos circuitos modelados anteriormente no *software Cadence*.

### Parte III

- Capítulo 5 - *Layout* do amplificador *Chopper*.
- Capítulo 6 - Conclusão.



## 2 Fundamentação Teórica

Após a contextualização, um aprofundamento teórico acerca do que será projetado é necessário para entender o trabalho de forma geral. Então, será introduzida a fundamentação teórica e a proposta detalhada do projeto.

### 2.1 Modelo de Um Sistema de Comunicação

Todo o sistema de comunicação pode ser elaborado por cinco elementos básicos, como a apresentado na Fig. 2

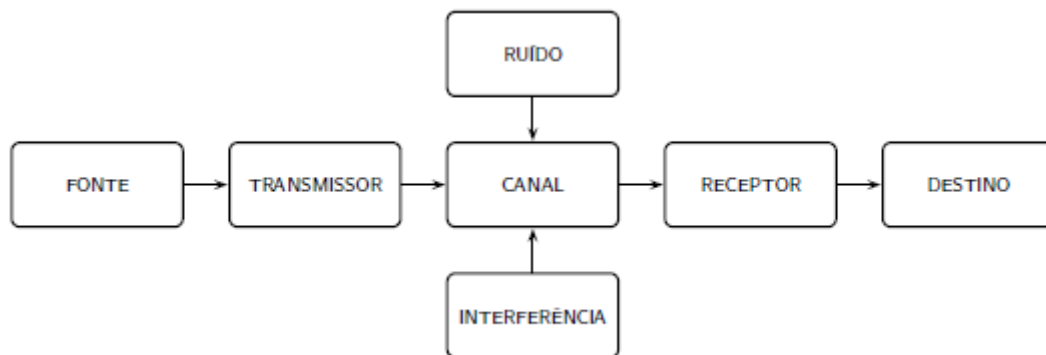


Figura 2 – Elementos básicos de um sistema de comunicação (LATHI; DING, 1993)

A fonte de informação pode variar entre uma mensagem de áudio, texto, foto ou vídeo, com a possibilidade de ser analógica ou digital; sendo denominada como sinal em banda base. O transmissor adéqua as características da mensagem as restrições no meio de transmissão. Assim, modificando o sinal em banda base para uma banda adequada para a transmissão do sinal em questão, modulando-o. O canal será o meio no qual irá se propagar o sinal modulado pelo transmissor, podendo sofrer com interferências e ruídos. O receptor recebe a informação do transmissor, realiza uma demodulação para retornar o sinal voltar à banda base, podendo ter um estágio de amplificação e filtragem. (LATHI; DING, 1993)

Para o caso em questão, a comunicação será através da terra (TTE), sendo este o canal. O amplificador a ser projetado integrará o receptor do sistema, que encontrar-se-á detalhado a seguir.

## 2.2 Topologia do Receptor

O receptor irá receber um sinal modulado em BPSK (*Binary Phase Shift Keying*), que consiste em uma forma de modulação em que a informação do sinal digital é embutida nos parâmetros de fase da portadora. Neste sistema de modulação, quando há uma transição de um *bit* 0 para um *bit* 1 ou o contrário, a onda da portadora sofre uma alteração de fase de 180 graus. Quando não há nenhuma destas transições, ou seja, quando *bits* subsequentes são iguais, a portadora continua a ser transmitida com a mesma fase, assim como mostra a Fig. 3 (MALBURG, Acessado em 14/11/2019)

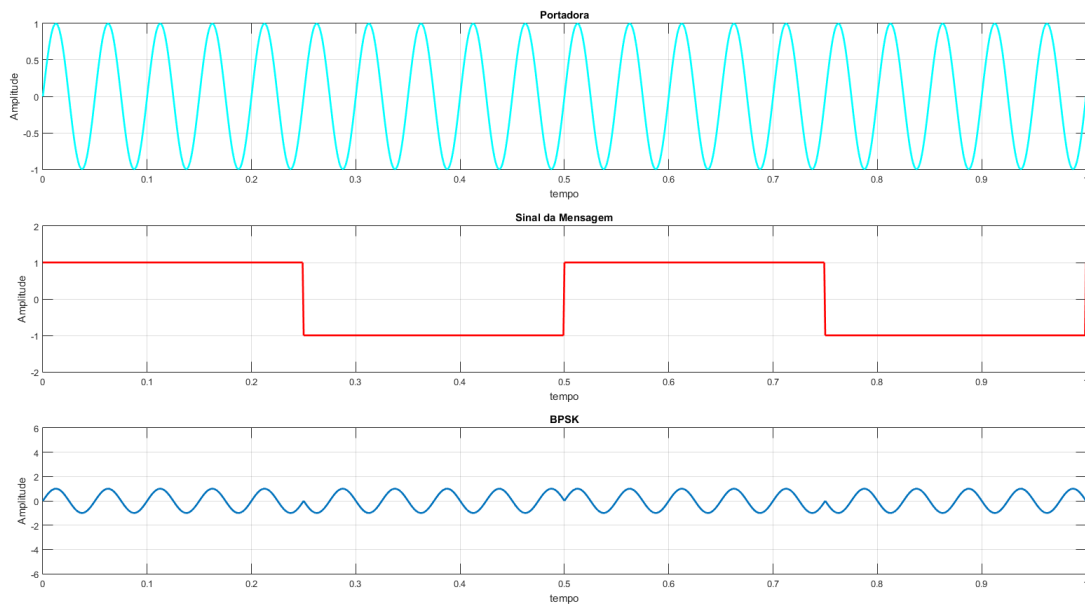


Figura 3 – Exemplo de modulação BPSK mostrado no *MatLab* (Anexo C)

O circuito completo do receptor proposto por Amaral (2019) está apresentado na Fig. 4. No qual o mesmo é composto por um regulador de tensão (*rx\_ldo*), transformador para casamento de impedância com a antena (*rx\_impmatch*), amplificador de baixo ruído (*rx\_lna*), filtro para seleção do canal (*rx\_bpf*) e amplificador com ganho programável (*rx\_pga1*). Os capacitores conectados entre *avdd* e *agnd* foram utilizados para filtrar espúrios que possam surgir na linha de alimentação.

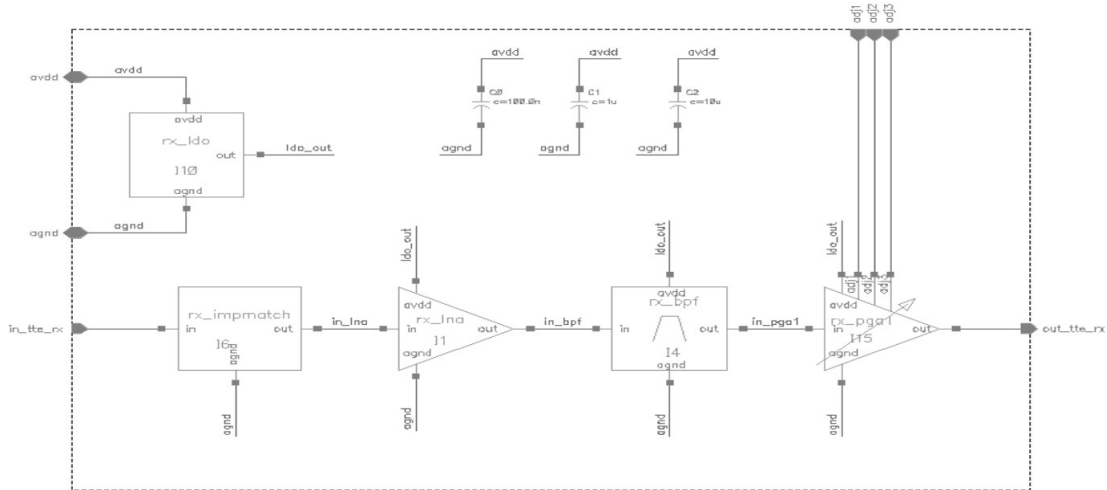


Figura 4 – Esquemático do receptor (AMARAL, 2019)

### 2.2.1 Regulador de tensão

Um regulador de tensão é um dispositivo que tem por finalidade a manutenção da tensão de saída de um circuito elétrico. Sua função principal é manter estável a tensão produzida pelo gerador dentro dos limites exigidos pela bateria ou sistema elétrico que está alimentando. A tensão de entrada deve ser sempre superior à sua tensão de regulação nominal. No caso do projeto, o regulador será responsável pela alimentação do LNA, do filtro e do amplificador com ganho variável.

### 2.2.2 Transformador para casamento de impedância

A impedância de entrada de uma antena, em muitos casos, tem valor diferente da impedância de saída do sistema a que ela está conectada. O comprimento, geometria e a distância entre elementos de antenas lineares influenciam diretamente no valor de suas impedâncias. Entretanto, nem sempre é possível se obter, ao mesmo tempo, certas características de radiação e impedância de entrada. Neste caso, torna-se necessário a utilização de circuitos de casamentos ou dispositivos que maximizem a transferência de energia entre as linhas de transmissão e as antenas, uma vez que para se obter a potência máxima possibilitada pela fonte, é necessário que a impedância da carga seja igual a impedância interna da fonte. (LEAL, Acessado em 19/11/2019)

Uma vez que a potência do sinal é de extrema necessidade para a aplicação do projeto, já que a potência do sinal é baixa, o transformador para casamento de impedância se faz necessário para se obter a máxima potência possível do sinal emitido pelo transmissor.

### 2.2.3 Amplificador de baixo ruído

Um amplificador de baixo ruído (*LNA*) é um amplificador eletrônico que amplifica sinais de baixíssimas potências sem degradar significativamente sua relação sinal-ruído. Um amplificador aumentará a potência do sinal e do ruído presente em sua entrada, mas o amplificador também adicionará um ruído intrínseco a ele. LNAs são projetados para minimizar este ganho adicional. Os projetistas podem minimizar o ruído adicional escolhendo componentes de baixo ruído, pontos de operação e topologias específicas de circuitos. Porém, minimizar o ruído adicional deve ser contrabalanceado com outras especificações de projeto, como o ganho e a impedância. (MOTCHENBACHER; CONNELLY, 1993a)

LNAs são comumente encontrados em sistemas de radiocomunicação, instrumentos médicos e equipamentos de teste eletrônicos. Um LNA típico pode fornecer um ganho de potências de 100 (ou 20 decibéis(dB)), enquanto diminui a relação sinal-ruído em menos de uma fator de dois (um valor de ruído de 3 dB). Embora os LNAs estejam preocupados principalmente com sinais fracos que estão acima do nível de ruído, eles também devem considerar a presença de sinais maiores que causam distorção na intermodulação. (MOTCHENBACHER; CONNELLY, 1993a)

A partir da fórmula de Friis (Eq. 2.1) é possível calcular o fator de ruído total ( $F_{total}$ ) de um sistema em cascata, dado o ganho ( $G_i$ ) e o fator de ruído ( $F_i$ ) de cada estágio de amplificação. Uma consequência dessa fórmula é verificar o fator de ruído global do sistema, que é estabelecido no seu primeiro estágio de amplificação. As amplificações dos estágios subsequentes possuem uma diminuição da relação sinal-ruído não influenciando de forma significativa o sinal, então pode-se englobar todos os outros fatores de ruído restantes em um só ( $F_{resto}$ ). Consequentemente, o LNA é a melhor opção para este estágio de amplificação, como pode ser justificado na Eq. 2.2.

$$F_{total} = F_1 + \frac{F_2 - 1}{G_1} + \frac{F_3 - 1}{G_1 \cdot G_2} + \dots + \frac{F_n - 1}{G_1 \cdot G_2 \cdot \dots \cdot G_{n-1}} \quad (2.1)$$

$$F_{receptor} = F_{LNA} + \frac{F_{resto} - 1}{G_{LNA}} \quad (2.2)$$

### 2.2.4 Filtro

O filtro será responsável por selecionar a faixa de frequência do canal especificado. Já que o filtro irá selecionar uma faixa específica de frequência, das configurações possíveis (passa-alta, passa-baixa, passa-faixa entre outras) o passa-faixa se mostra o mais eficiente para a aplicação desejada. A Figura 5 exemplifica o diagrama de Bode de um filtro passa-faixa.



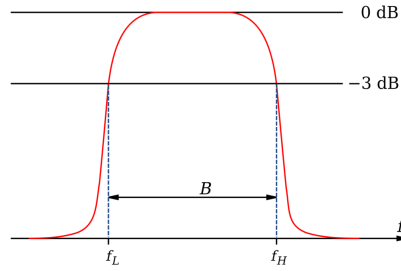


Figura 5 – Diagrama de Bode de um filtro passa-faixa

### 2.2.5 Amplificador com ganho programável

O amplificador de ganho programável será responsável pelo segundo estágio de amplificação do sinal. Como visto anteriormente na Eq. 2.1, o segundo estágio tem um fator de ruído bem mais baixo que o primeiro estágio, portanto não há uma necessidade de um LNA, podendo ser um amplificador com um ganho maior que o LNA do primeiro estágio. Este amplificador finaliza o tratamento do sinal, que por sua vez será demodulado posteriormente.

## 2.3 Amplificador Operacional Chopper

Com o desenvolvimento de dispositivos de estado sólido e amplificadores operacionais integrados, a performance de amplificadores aumentou consideravelmente. A tensão de *offset* e o ruído de baixa frequência  $1/f$  do amplificador CMOS se tornaram fatores cruciais na restrição do circuito para um único *chip* integrado. Circuitos integrados modernos usando tecnologia CMOS, estão se desenvolvendo rapidamente, em direção a uma miniaturização cada vez maior (escalas menores que micrômetro), o que torna o processamento de sinal analógico enfrentar grandes desafios em reduzir a tensão de alimentação, o ruído de  $1/f$  e a tensão de *offset*. (KUANG; WANG; FAN, 2015)

O *offset* é definido como uma tensão residual que aparece na saída do amplificador operacional quando as entradas inversora e não inversora são iguais a zero. Esta tensão residual pode ser prejudicial, quando utilizados principalmente em aplicações de instrumentação, onde tensões muito baixas são medidas e/ou convertidas para digitais. Isto influencia diretamente na precisão dos amplificadores. (CALDAS, Acessado em 03/11/2019)

Ao se analisar um gráfico de densidade espectral de potência, percebe-se, em baixas frequências, que um ruído cresce a  $3 \text{ dB}/8^a$ , ao se diminuir a frequência de entrada, como mostra a Fig. 6. A densidade espectral de potência nesta região é inversamente proporcional a frequência, e portanto a densidade espectral do ruído de tensão é inversamente proporcional à raiz quadrada da frequência. Por esta razão, este ruído é comumente chamado de *ruído de baixa frequência*  $1/f$  (ou ruído rosa). Já a frequência onde o ruído  $1/f$

é igual ao ruído branco, é conhecida como *frequência de canto* (ou *corner*)  $1/f$  ( $f_{corner}$ ). Para sistemas onde utiliza-se baixas frequências, o ruído  $1/f$  não pode ser ignorado, diferente de sistemas com altas frequências de entrada, onde o ruído dominante é o ruído branco. (DEVICES, Acessado em 03/11/2019)

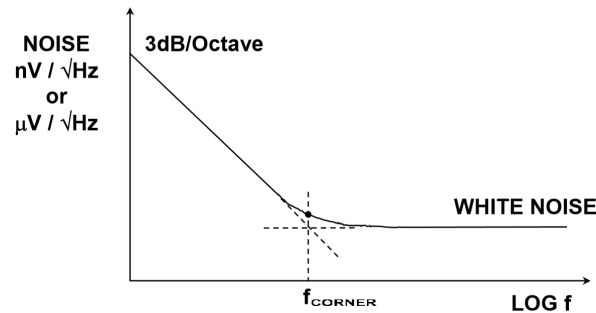


Figura 6 – Frequência característica do ruído de um amplificador operacional (DEVICES, Acessado em 03/11/2019)

Atualmente, as tecnologias para eliminar o ruído de baixa frequência  $1/f$  e a tensão de *offset* consistem em auto-zero (AZ), técnica de amostragem dupla correlacionada (ADC) e estabilização *Chopper* (EC). AZ é uma tecnologia que compensa o desvio do *offset* dinamicamente por amostragem e retenção da tensão de *offset*, e então removendo-a do sinal. A técnica ADC é um caso especial da AZ, na qual pode reduzir o ruído de baixa frequência  $1/f$  consideravelmente. Entretanto, a técnica elevará o ruído térmico do amplificador, e melhora a tensão de *offset* devido ao efeito *Clock Feedthrough*, onde a capacitância parasita entre a base e o coletor do transistor interfere no sinal. Já a EC é uma técnica que utiliza um método de modulação e demodulação que pode ser empregada para reduzir o efeito de imperfeições de amplificadores operacionais, tais como ruído e a tensão de *offset* da entrada. Para este trabalho, utilizou-se a EC como técnica para reduzir o ruído de baixa frequência  $1/f$ . (KUANG; WANG; FAN, 2015)

### 2.3.1 O princípio do *Chopper*

A técnica de EC é um método de tempo contínuo que modula ruído de baixa frequência e a tensão de *offset*, e então filtra-os para eliminar seus efeitos. O esquema de um amplificador *Chopper* está representado pelo diagrama da Fig. 7.

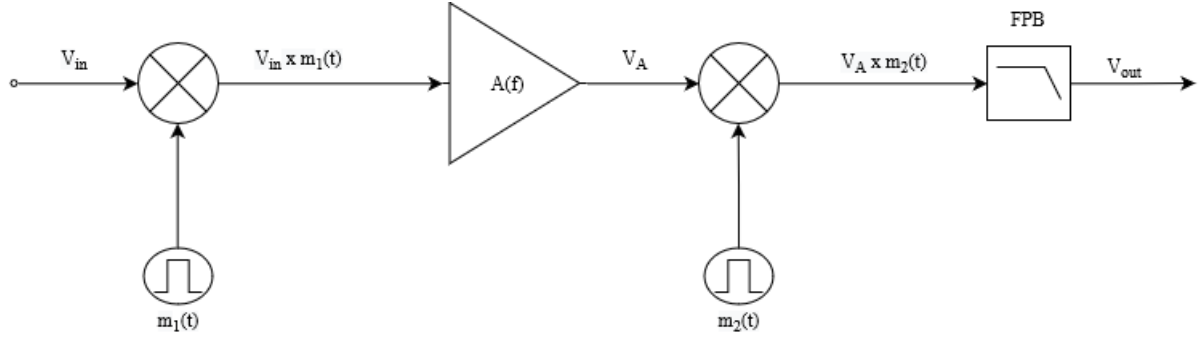


Figura 7 – Diagrama de blocos do amplificador *Chopper*

Onde:  $V_{in}$  é o sinal de entrada,  $m_1(t)$  e  $m_2(t)$  são pulsos para realizar a modulação e demodulação, respectivamente;  $V_A$  é o sinal amplificado por  $A(f)$  (amplificador de ganho linear); e por fim,  $V_{out}$ , o sinal de saída do sistema.

Para a modulação e demodulação, o período da fonte é dado por  $T = 1/f_{chop}$ , onde  $f_{chop}$  é a frequência *Chopper* do sinal. De modo a se evitar o *aliasing*, a frequência *Chopper* deve satisfazer o *teorema de Nyquist*, como mostra a Eq. 2.3.

$$f_{chop} \geq k \cdot BW_{signal} + f_{corner} \quad (2.3)$$

Para a equação dada,  $k$  é uma constante maior do que dois;  $BW_{signal}$  é a largura de banda do sinal;  $f_{corner}$  é a frequência de canto do ruído (como mostrado na Fig. 6).

O processo básico de funcionamento da técnica de EC, como mostrado na Fig. 7, é descrito da seguinte forma: o sinal de entrada  $V_{in}$  é multiplicado por  $m_1(t)$  para a frequência  $f_{chop}$ , modulando-o. Em seguida, o sinal modulado é amplificado pelo amplificador operacional  $A(f)$  e multiplicado por  $m_2(t)$ , para demodula-lo. Finalmente, o ruído e a tensão de *offset* do sinal demodulado são filtrados pelo filtro passa-baixa, limpando assim o sinal amplificado. (KUANG; WANG; FAN, 2015)

### 2.3.2 Misturador de frequência

Misturadores de frequência são dispositivos que transladam frequência pela multiplicação de duas formas de ondas. De forma geral, o misturador translada um sinal em banda base para a frequência de sua portadora, assim como mostra a Fig. 8 (RAZAVI, 2011).

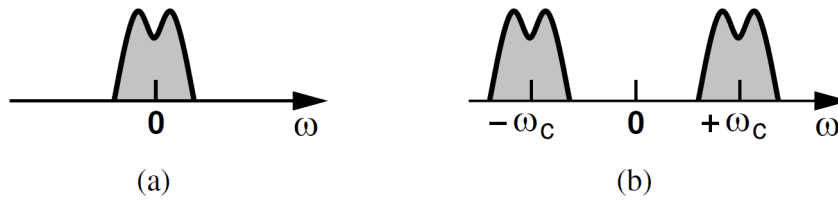


Figura 8 – Espectros da banda base (a) e da banda passante (b) (RAZAVI, 2011)

A relação matemática que rege o funcionamento de um misturador vem da seguinte identidade trigonométrica:

$$A \cdot \cos(\omega_1 t) B \cdot \cos(\omega_2 t) = \frac{AB}{2} \cdot [\cos(\omega_1 - \omega_2)t + \cos(\omega_1 + \omega_2)t] \quad (2.4)$$

Este bloco será responsável por realizar a modulação e a demodulação do sinal de entrada com um pulso. Entretanto, o misturador de frequência pode introduzir uma tensão residual de *offset* adicional devido ao efeito de *clock feed-through* da chave MOS. Porém, a maioria dos picos de energia causados pelo efeito de *clock feed-through* está concentrado em frequências maiores do que a frequência de *Chopper*, consequentemente, a maioria da tensão residual vai ser eliminada após passar pelo filtro passa-baixas. (KUANG; WANG; FAN, 2015)

### 2.3.3 O amplificador

Ao realizar análises a cerca da estrutura do amplificador, tem-se que a tensão de *offset* e o ruído podem ser reduzidos simplesmente pela seleção do de estruturas do circuito. A desvantagem de uma configuração simples de um amplificador dois estágios é que a sua característica em frequência, a rejeição a variação da tensão de alimentação (PSRR) e a rejeição em modo comum (CMRR) são ruins. A pior característica é seu alto consumo. A estrutura *cascode* possui uma boa característica em frequência, mas não é adequado para operações de baixa tensão, pois seu ICMR e o OVSF são muito pequenos. O amplificador *folded cascode* também possui uma boa característica em frequência, porém os valores de ICMR e OVSF são melhores. (KUANG; WANG; FAN, 2015)

Portanto o amplificador escolhido foi o *folded cascode* com transistores PMOS na sua entrada, visto que em um *wafer*, normalmente os transistores são fabricados em cima de um substrato do tipo *p*, assim para um transistor PMOS ser fabricado é necessário fazer um poço do tipo *n*, criando assim uma junção *p-n* entre o substrato e o corpo do transistor, como ilustra a Fig. 9. Consequentemente, esta junção torna o transistor PMOS menos suscetível a ruído, além de diminuir a sua capacitância parasita, em relação a um transistor *NMOS*. Empiricamente, transistores PMOS têm cerca de duas a cinco vezes menos ruído  $1/f$  em comparação com transistores NMOS. Portanto em sistemas onde

deve-se diminuir o ruído  $1/f$ , usa-se transistores PMOS na entrada do mesmo. (ALLEN, 2002)

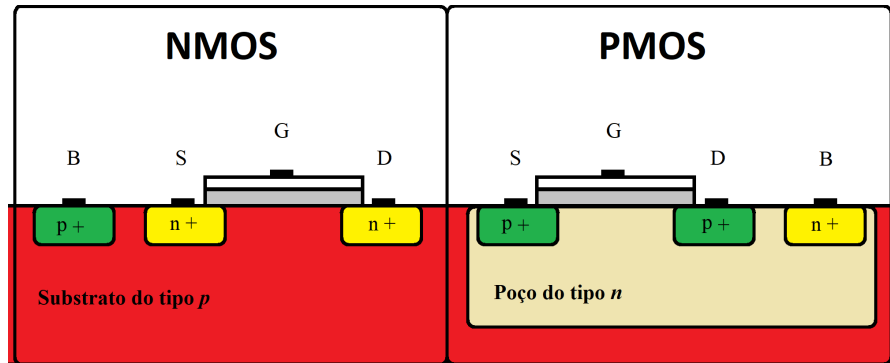


Figura 9 – Disposição de transistores NMOS e PMOS em um *wafer*

### 2.3.4 Filtro passa-baixas

O filtro passa-baixas será fundamental para recuperar o sinal após a sua demodulação e limpeza, assim como foi apresentado na Seção 2.3.1. Algumas características do filtro devem ser levadas em conta, como sua frequência de corte e sua atenuação na faixa de bloqueio. A frequência de corte é a frequência máxima de passagem de filtro, que em diagrama de *Bode* ocorre em  $-3 \text{ dB}$ , ilustrado na Fig. 10. Já a atenuação na faixa de bloqueio depende da ordem do filtro, quando maior a sua ordem, maior é sua atenuação como mostra a Eq. 2.5 e a Fig. 11.

$$A = -6n \left[ \frac{dB}{8^a} \right], \quad (2.5)$$

onde  $n$  é a ordem do filtro.

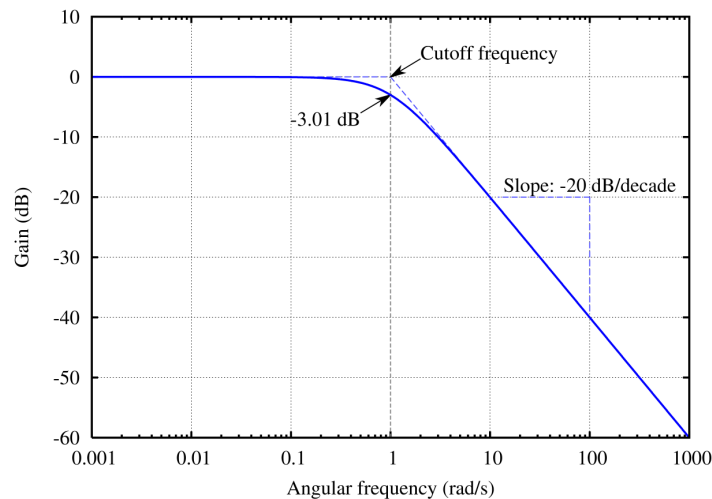


Figura 10 – Frequência de corte de um filtro Butterworth passa-baixas

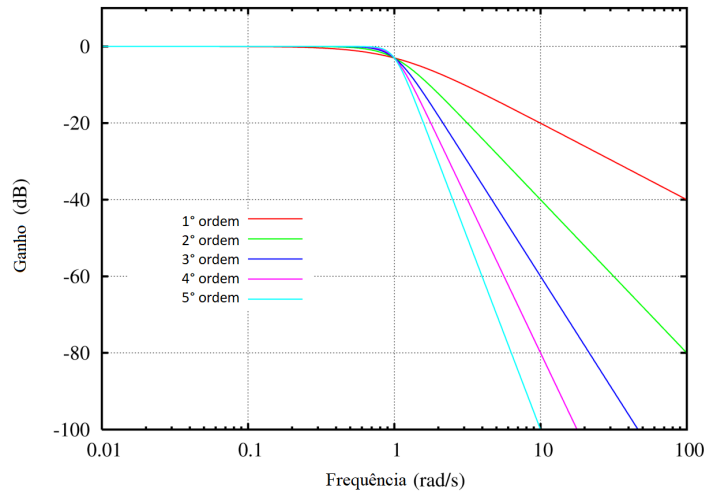


Figura 11 – Atenuação do filtro Butterworth passa-baixas de acordo com sua ordem

#### 2.3.4.1 Topologia *Sallen-Key* de segunda ordem

O filtro que utiliza a topologia *Sallen-Key* de segunda ordem está ilustrado na Fig. 12, onde  $Z_1$ ,  $Z_2$ ,  $Z_3$  e  $Z_4$  são impedâncias representadas no domínio da frequência usando o teorema de *Laplace*. Dependendo da escolha destas impedâncias (resistores ou capacitores), sua resposta em frequência muda, podendo ser passa-baixas, passa-altas ou passa-banda. Como o objetivo será projetar um filtro passa-baixas,  $Z_1$  e  $Z_2$  serão resistores;  $Z_3$  e  $Z_4$  serão capacitores (Fig. 13).

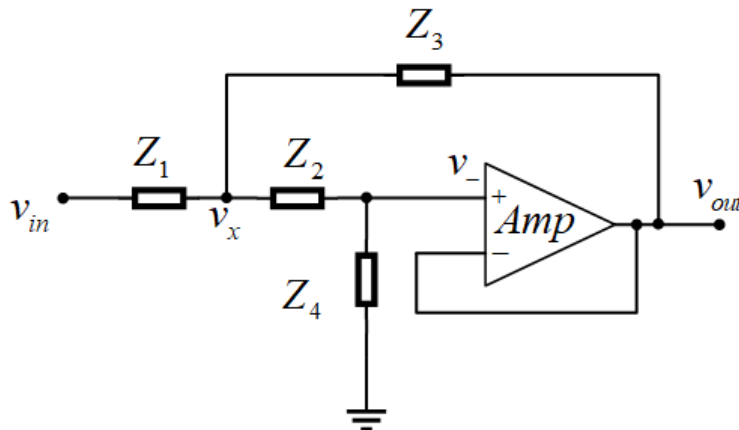


Figura 12 – Topologia *Sallen-Key* de segunda ordem

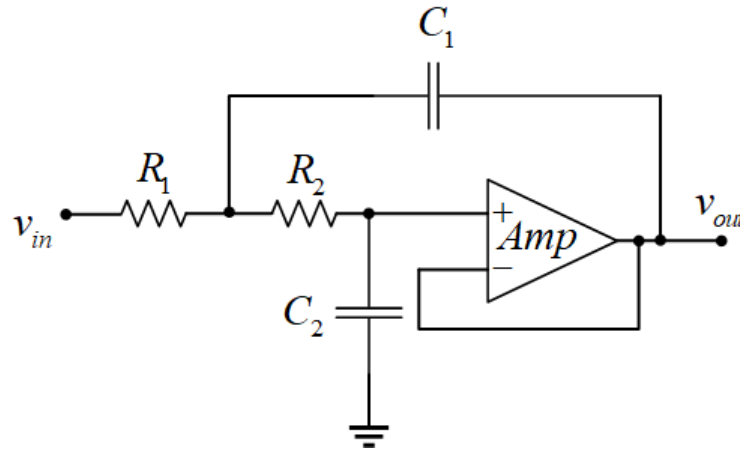


Figura 13 – Topologia *Sallen-Key* de segunda ordem passa-baixas

A resposta em frequência deste tipo filtro pode variar de acordo com o seu fator de qualidade ( $Q$ ), classificado da seguinte forma:

- *Bessel*: faixa de passagem e de rejeição planas; região de transição moderada.
- *Butterworth*: faixa de passagem e de rejeição planas; região de transição moderada.
- *Chebyshev 1*: faixa de passagem com oscilação; região de transição moderada; faixa de rejeição plana
- *Chebyshev 2*: faixa de passagem plana; região de transição moderada; faixa de rejeição com oscilação
- *Elíptico*: faixa de passagem e rejeição com oscilações; região de transição abrupta

## 2.4 Ruído

### 2.4.1 Definição de ruído

Ruído pode ser definido como uma indesejável perturbação que obscurece ou interfere no sinal desejado. O ruído é um sinal puramente aleatório, no qual valor e/ou fase instantâneos da forma de onda não podem ser previstos a qualquer momento. Geralmente, tais perturbações veem de fontes externas, porém, ruído pode ser gerado no interior de um amplificador operacional, a partir dos componentes passivos associados. Ruído é normalmente especificado como uma densidade espectral em valor eficaz de tensão ou amperes por raiz quadrada de hertz ( $V/\sqrt{Hz}$  ou  $A/\sqrt{Hz}$ ). (INSTRUMENTS, 2008) (MOTCHENBACHER; CONNELLY, 1993b)

### 2.4.2 Razão sinal-ruído

Razão sinal-ruído (SNR) é um conceito usado em diversos campos da ciência e engenharia que envolvem medidas de um sinal em meio ruidoso, definido como a razão da potência de um sinal e a potência do ruído sobreposto ao sinal. O SNR é definido segundo a Eq. 2.6.

$$SNR = \frac{P_{sinal}}{P_{ruído}}, \quad (2.6)$$

onde:  $P_{sinal}$  é a potência média do sinal e  $P_{ruído}$  é a potência média do ruído.

As potências tanto do sinal, quanto do ruído devem ser medidas no mesmo ou em pontos equivalentes em um mesmo sistema, e dentro de uma mesma largura de banda. (MOTCHENBACHER; CONNELLY, 1993b)

### 2.4.3 Tipos de ruído

Segundo “Instruments (2008)”, existem cinco tipos de ruído em amplificadores operacionais e circuitos associados:

- Ruído de disparo
- Ruído térmico
- Ruído de contato
- Ruído de ruptura
- Ruído avalanche

#### 2.4.3.1 Ruído de disparo

Ruído de disparo é gerado quando uma corrente flui através de uma barreira de potencial. É causado por uma flutuação randômica da corrente sobre seu valor médio e ocorre em dispositivos semicondutores. Nos semicondutores, este ruído é gerado por uma difusão aleatória de buracos e elétrons através de uma junção  $p - n$  e pela geração e recombinação aleatória de pares buraco-elétron. (LEACH, 1994)

A corrente de ruído de disparo na banda de frequência  $\Delta f$  é dado por:

$$I_{sh} = \sqrt{2qIf}, \quad (2.7)$$

onde:  $q$  é a carga eletrônica e  $I$  é a corrente DC que flui através do dispositivo.



### 2.4.3.2 Ruído térmico

Uma tensão de ruído chamada ruído térmico é gerada quando energia térmica faz com que elétrons livres se movam aleatoriamente em um material resistivo. O fenômeno foi descoberto por Schottky em 1928 e primeiro medido e avaliado por Johnson no mesmo ano. Logo após sua descoberta, Nyquist usou um argumento termodinâmico para mostrar que a tensão de ruído térmico em circuito aberto, em RMS, através de um resistor é dado por:

$$V_t = \sqrt{4kTR\Delta f}, \quad (2.8)$$

onde  $k$  é a constante de *Boltzmann*,  $T$  é a temperatura absoluta,  $R$  é a resistência e  $\Delta f$  é a largura de banda em Hertz na qual o ruído é medido. (LEACH, 1994)

### 2.4.3.3 Ruído de contato

Ruído de contato também é chamado de ruído de  $1/f$ . Sua origem ocorre em qualquer dispositivo que tenha dois condutores são unidos, por exemplo, o contato de um interruptor, potenciômetros, etc. A imperfeição deste contato causa uma condutividade que flui na presença de uma corrente DC, gerando assim o ruído de contato. Este ruído acontece na base de um transistor de junção bipolar (*TBJ*) e no dreno de um transistor de efeito de campo (FET). (LEACH, 1994)

A corrente de ruído de contato na banda de frequência  $\Delta f$  é dado por:

$$I_f = \sqrt{\frac{K_f I^m \Delta f}{f^n}}, \quad (2.9)$$

onde:  $I$  é corrente DC,  $n \cong 1$ ,  $K_f$  é o coeficiente de ruído de contato, e  $m$  é o expoente do ruído de contato.

### 2.4.3.4 Ruído de ruptura

O ruído de ruptura está relacionado a imperfeições no material semicondutor e implantes de íons pesados. É caracterizada por pulsos discretos de alta frequência. As pulsações podem variar, mas as amplitudes permanecem constantes várias vezes a amplitude térmica do ruído. O ruído de ruptura produz um som de estalo a taxas abaixo de  $100\text{Hz}$  quando reproduzido através de um alto-falante. Baixo ruído de ruptura é alcançado usando um processo de limpeza do dispositivo e, portanto, está além do controle do designer. (INSTRUMENTS, 2008)

### 2.4.3.5 Ruído avalanche

De acordo com “Instruments (2008)” o ruído de avalanche é criado quando uma junção  $p - n$  é operada no modo reverso. Sob a influência de um forte campo elétrico reverso dentro da região de depleção da junção, os elétrons têm energia cinética suficiente

para que, quando colidem com os átomos da estrutura cristalina, pares adicionais de buracos-elétrons são formados. Estas colisões são puramente aleatórias e produzem pulsos de corrente aleatórios semelhantes ao ruído de disparo, mas muito mais intenso.

Quando elétrons e buracos na região de depleção de uma junção  $p-n$  com polarização reversa adquirem energia suficiente para causar o efeito avalanche, uma série de grandes picos aleatórios de ruído é gerado. A magnitude do ruído é difícil de prever devido à sua dependência dos materiais utilizados.

Como a ruptura *Zener* em uma junção  $p-n$  causa ruído avalanche, diodos *Zener* se tornam um problema em projetos de amplificadores operacionais que incluem este tipo de diodo. A melhor maneira de eliminar o ruído avalanche é reprojeter o circuito para que não tenha diodos *Zener*.

## Parte II

### Projeto e Simulação



## 3 Projeto

Embasado na fundamentação teórica apresentada, será feito o projeto de todos os blocos do LNA, com todos os cálculos detalhados para possível replicação e aprimoramento do projeto.

### 3.1 Amplificador *Chopper*

O amplificador *Chopper* integrará o bloco do LNA do receptor, como foi apresentado na Fig.4. A seguir estão todos os passos de projeto de cada bloco do amplificador *Chopper*: amplificador, misturador de frequência e filtro passa-baixas.

#### 3.1.1 Amplificador *folded cascode* PMOS

De acordo com a Seção 2.3.3, o amplificador escolhido para o projeto foi um *folded cascode* com entrada PMOS. Os passos do projeto estão disponíveis em “Allen (2002)”. Porém, como a entrada do circuito é PMOS, algumas equações devem ser modificadas. A Tabela 1 mostra as especificações do projeto usando a tecnologia da TSMC de 0,18  $\mu m$ . Para organizar melhor o projeto, ele foi dividido em três partes: cálculo das razões de aspecto, cálculo das tensões de transistores de polarização e cálculo da potência e ganho para comparação com as especificações do projeto. O esquemático do *folded cascode* PMOS está representado na Fig. 14.

Tabela 1 – Especificações do projeto

Especificação	Valor	Unidade
VDD	1,80	V
VSS	0,00	V
$I_{bias}$	10,00	$\mu A$
$A_v$	$\geq 5000,00$	V/V
GB	5,00 com 2,00 $pF$ de carga	$MHz$
SR	2,00 com 5,00 $pF$ de carga	V/ $\mu s$
OVSF	0,30 até 0,80	V
ICMR	0,80 até 1,30	V
$P_{diss}$	$\leq 5$	$mW$
$V_{t_n}$	0,397	V
$V_{t_p}$	0,457	V
$K_n'$	591,00	$\mu A/V^2$
$K_p'$	216,00	$\mu A/V^2$
$\lambda_n$	0,06	$V^{-1}$
$\lambda_p$	0,08	$V^{-1}$

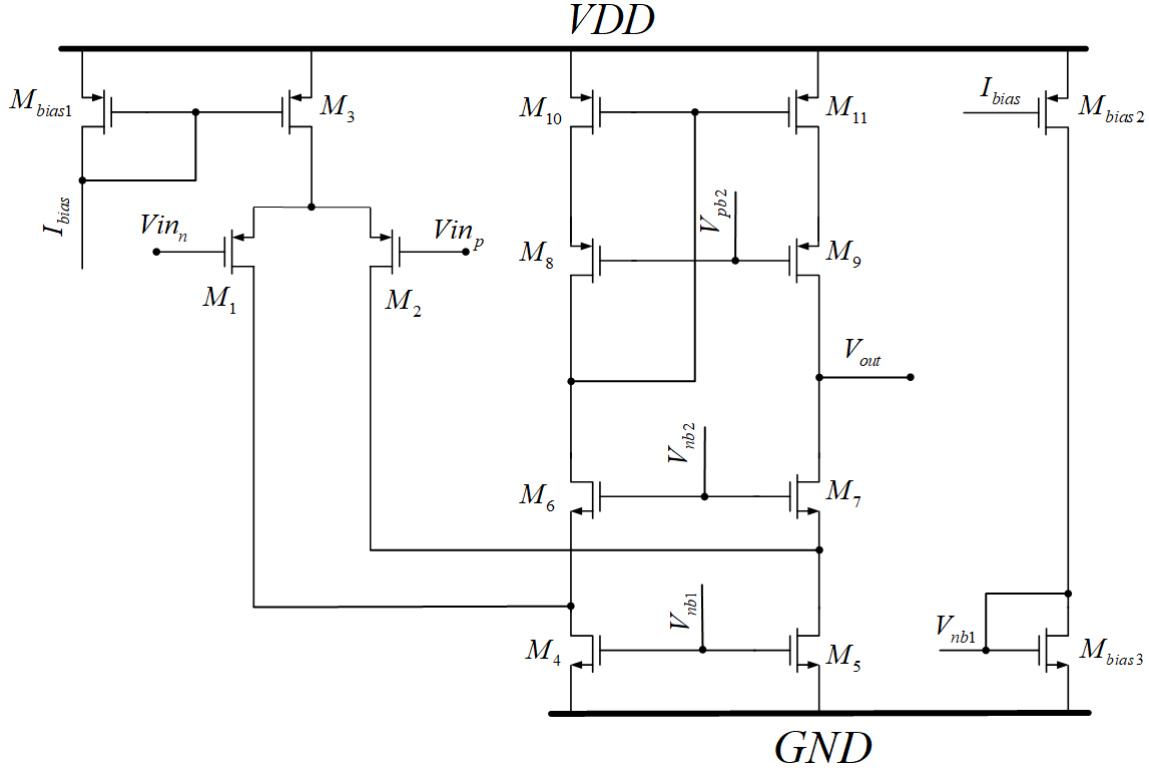


Figura 14 – *Folded cascode* com entrada PMOS

Sabendo que a corrente dreno-fonte ( $I_{ds}$ ) no transistor NMOS e a corrente fonte-dreno ( $I_{sd}$ ) no transistor PMOS valem o mostrado nas Equações 3.3 e 3.4, é possível calcular as dimensões da maioria dos transistores. Estas equações são simplificações para a região de saturação do transistor, que devem satisfazer as Equações 3.1 (NMOS) e 3.2 (PMOS) para garantir a saturação dos mesmos.

$$V_{ds}(sat) = V_{gs} - V_{t_n} \quad (3.1)$$

$$V_{sd}(sat) = V_{sg} - |V_{t_p}| \quad (3.2)$$

$$I_{ds} = \frac{1}{2} \cdot K'_n \cdot S \cdot (V_{gs} - V_{t_n})^2 \quad (3.3)$$

$$I_{sd} = \frac{1}{2} \cdot K'_p \cdot S \cdot (V_{sg} - |V_{t_p}|)^2 \quad (3.4)$$

O parâmetro  $S$  representa a razão de aspecto do transistor

$$S = \frac{W}{L}, \quad (3.5)$$

onde:  $W$  é a largura e  $L$  o comprimento do transistor.

Os parâmetros  $K'_n$  e  $K'_p$  representam os parâmetros de transcondutância do processo NMOS e PMOS da tecnologia.

$$K'_n = \mu_n C_{ox}, \quad (3.6)$$

$$K'_p = \mu_p C_{ox}, \quad (3.7)$$

onde:  $C_{ox}$  é a capacitância do óxido,  $\mu_n$  é a mobilidade efetiva do portador de carga para o material do tipo  $n$  e  $\mu_p$  é a mobilidade efetiva do portador de carga para o material do tipo  $p$ .

A primeira parte do projeto consiste em calcular a razão de aspecto dos transistores principais do circuito (M1 até M11). Primeiro leva-se em conta a especificação de SR, podendo assim calcular a corrente  $I_3$  (corrente fonte-dreno do transistor M3).

$$I_3 = SR \cdot C_L = 2 \cdot 10^6 \cdot 5 \cdot 10^{-12} = 10 \mu A \quad (3.8)$$

Para que  $I_6$  e  $I_7$  nunca sejam 0,  $I_4$  e  $I_5$  devem ser projetados da seguinte forma:

$$I_4 = I_5 = c \cdot I_3; \text{ Para } 1,2 \leq c \leq 1,5 \quad (3.9)$$

Com o objetivo de se ter a menor dissipação de potência, foi utilizado  $c = 1,2$  (na Eq. 3.9). Portanto:

$$I_4 = I_5 = 12 \mu A \quad (3.10)$$

$$I_1 = I_2 = I_3/2 = 5 \mu A \quad (3.11)$$

$$I_6 = I_7 = I_4 - I_1 = 7 \mu A \quad (3.12)$$

A partir da especificação de mínimo OVSR, pode-se chegar nas dimensões dos transistores M4 e M5.

$$V_{ds6}(sat) = V_{ds4}(sat) = \frac{OVSR_{min}}{2} = \frac{0,3}{2} = 0,15 V \quad (3.13)$$

Com as Equações 3.1, 3.3 e 3.13, pode-se isolar o  $S$  e finalmente obter as razões de aspecto desejadas:

$$S_5 = S_4 = \frac{2I_4}{K'_n \cdot V_{ds4}(sat)^2} = \frac{2 \cdot 12 \cdot 10^{-6}}{591 \cdot 10^{-6} \cdot 0,15^2} \cong 1,80 \quad (3.14)$$

Considerando um valor de corrente para o pior caso possível (onde o transistor M1 está em conte; portanto  $I_1 = 0$  e  $I_4 = I_6$ ), pode-se calcular  $S_6$  e  $S_7$  com base nas Equações 3.13 e 3.14.

$$S_7 = S_6 = \frac{2I_6}{K'_n \cdot V_{ds6}(sat)^2} = \frac{2 \cdot 12 \cdot 10^{-6}}{591 \cdot 10^{-6} \cdot 0,15^2} \cong 1,80 \quad (3.15)$$

De forma análoga, usa-se o valor máximo de OVSR para calcular as razões de aspecto  $S_8$ ,  $S_9$ ,  $S_{10}$  e  $S_{11}$ .

$$V_{sd10}(sat) = V_{sd8}(sat) = \frac{VDD - OVSR_{max}}{2} = \frac{1,8 - 0,8}{2} = 0,5 V \quad (3.16)$$

$$S_8 = S_9 = S_{10} = S_{11} = \frac{2I_8}{K'_p \cdot V_{ds8}(sat)^2} = \frac{2 \cdot 12 \cdot 10^{-6}}{216 \cdot 10^{-6} \cdot 0,5^2} \cong 0,45 \quad (3.17)$$

Com o dado de GB, calcula-se  $S_1$  e  $S_2$  com a seguinte equação:

$$S_1 = S_2 = \frac{(2 \cdot \pi \cdot GB)^2 \cdot C_L^2}{K'_p \cdot I_3} = \frac{(2 \cdot \pi \cdot 5 \cdot 10^6)^2 \cdot (2 \cdot 10^{-12})^2}{216 \cdot 10^{-6} \cdot 10 \cdot 10^{-6}} \cong 1,83 \quad (3.18)$$

Próximo passo é calcular  $S_3$ . Para tal, é preciso usar o valor do ICMR máximo e encontrar as tensões  $V_{s3}$  e  $V_{d3}$ . Inicialmente, a Equação 3.4 é usada para encontrar  $V_{s1}$  e  $V_{g1}$ , por isso deve-se isolar a tensão  $V_{sg1}$ , obtendo a seguinte expressão:

$$V_{sg1} = \sqrt{\frac{2I_1}{K'_p \cdot S_1}} + |V_{tp}| = \sqrt{\frac{I_3}{K'_p \cdot S_1}} + |V_{tp}| \quad (3.19)$$

$$V_{sg1} = V_{s1} - V_{g1} = V_{s1} - V_{in(max)} \quad (3.20)$$

Igualando as Equações 3.19 e 3.20, encontra-se o valor de  $V_{s1}$ .

$$V_{sg1} = V_{s1} - V_{in(max)} = V_{in(max)} + \sqrt{\frac{I_3}{K'_p \cdot S_1}} + |V_{tp}| \therefore V_{s1} = \sqrt{\frac{I_3}{K'_p \cdot S_1}} + |V_{tp}| \quad (3.21)$$

Olhando o transistor M3, percebe-se que  $V_{s3}$  está conectado em VDD e  $V_{d3}$  está conectado em  $V_{s1}$ , portanto:

$$V_{sd3}(sat) = V_{s3} - V_{d3} = VDD - V_{s1} = VDD - V_{in(max)} - \sqrt{\frac{I_3}{K'_p \cdot S_1}} - |V_{tp}| \quad (3.22)$$

Tomando a Equação 3.17 como referencia e substituindo o valor de  $V_{sd3}(sat)$  encontrado na Equação 3.22, tem-se:

$$S_3 = \frac{2I_3}{K'_p \cdot \left[ VDD - V_{in(max)} - \sqrt{\frac{I_3}{K'_p \cdot S_1}} - |V_{tp}| \right]^2} \quad (3.23)$$

Finalmente substituindo os valores na Eq. 3.23, encontra-se a razão de aspecto do transistor M3.

$$S_3 = \frac{2 \cdot 10 \cdot 10^{-6}}{216 \cdot 10^{-6} \cdot \left[ 1,8 - 1,3 - \sqrt{\frac{10 \cdot 10^{-6}}{216 \cdot 10^{-6} \cdot 1,83}} - |0,457| \right]^2} \cong 6,87 \quad (3.24)$$

A partir do mesmo raciocínio aplicado para encontrar  $S_3$  com o valor do ICMR máximo, chega-se na Eq. 3.25, na qual pode-se achar o valor de  $S_4$  e  $S_5$  com o valor do ICMR mínimo.

$$S_5 = S_4 \geq \frac{2I_4}{K'_n \cdot [V_{in(min)} - VSS + |V_{tp}|]^2} \quad (3.25)$$

$$S_5 = S_4 \geq \frac{2 \cdot 5 \cdot 10^{-6}}{591 \cdot 10^{-6} \cdot [0,3 - 0 + |0,457|]^2} \therefore S_5 = S_4 \geq 0,03 \quad (3.26)$$



O valor encontrado anteriormente na Eq. 3.14 foi maior que o valor encontrado na Eq. 3.26, logo se manterá o valor da Eq. 3.14, finalizando assim a primeira parte do projeto.

A segunda parte do projeto consiste em calcular as dimensões dos transistores e as tensões que polarizam parte do circuito. Para isto, deve-se levar em consideração a corrente de viés do circuito, que é dado projeto e vale  $I_{bias} = 10 \mu A$ . O transistor Mbias1 regula corrente que passa pelo transistor M3 (funcionando como um espelho de corrente), assim calcula-se Mbias1, como mostra a Eq. 3.27.

$$S_{bias1} = \frac{I_{bias} \cdot S_3}{I_3} = \frac{10 \cdot 10^{-6} \cdot 6,87}{10 \cdot 10^{-6}} = 6,87 \quad (3.27)$$

Já para polarizar os transistores M4 e M5, precisa-se de um espelho de corrente para injetar a corrente calculada no projeto ( $I_4 = I_5 = 12 \mu A$ ), portanto na saída do espelho deve-se ter uma corrente de  $12 \mu A$ . Sabendo que o transistor Mbias3 deve ter a mesma dimensão dos transistores M3 e M4, calcula-se Mbias2 com base na relação do espelho de corrente usada na Eq. 3.27.

$$S_{bias2} = \frac{I_4 \cdot S_{bias1}}{I_{bias}} = \frac{12 \cdot 10^{-6} \cdot 6,87}{10 \cdot 10^{-6}} \cong 8,24 \quad (3.28)$$

A polarização dos transistores M6 e M7 se dá a partir da aplicação de uma tensão  $V_{nb2}$  na base deles. Olhando o transistor M7, conclui-se que:

$$V_{ds5}(sat) = V_{d5} - V_{s5} \therefore V_{d5} = V_{ds5}(sat) + VSS \quad (3.29)$$

$$V_{g7} = V_{nb2} \quad (3.30)$$

$$V_{s7} = V_{ds5}(sat) + VSS \quad (3.31)$$

$$V_{ds7}(sat) = V_{d7} - V_{s7} \therefore V_{d7} = 2 \cdot V_{ds5}(sat) + VSS \quad (3.32)$$

Utilizando a Equação 3.1 e os valores de tensão encontrados na Equações 3.30 a 3.32, calcula-se  $V_{nb2}$  da seguinte forma:

$$2 \cdot V_{ds5}(sat) + VSS - V_{ds5}(sat) - VSS = V_{nb2} - V_{ds5}(sat) - VSS - Vt_n \quad (3.33)$$

$$V_{nb2} = VSS + 2 \cdot V_{ds5} + Vt_n = 0 + 2 \cdot 0,15 + 0,397 = 0,697 \cong 700 \text{ mV} \quad (3.34)$$

Para calcular a tensão de polarização dos transistores M8 e M9 ( $V_{pb2}$ ), partiu-se da mesma estratégia usada anteriormente, então a partir da Eq. 3.34 encontrou-se o valor de  $V_{pb2}$ , finalizando assim a segunda parte do projeto.

$$V_{pb2} = VDD - 2 \cdot V_{sd11} - |Vt_p| = 1,8 - 2 \cdot 0,5 - |0,457| = 0,343 \cong 350 \text{ mV} \quad (3.35)$$

A terceira parte do projeto consiste em calcular a potência dissipada pelo circuito e o seu ganho, com a finalidade de conferir os resultados obtidos com as especificações do

projeto. Com os resultados obtidos nas Equações 3.8 e 3.10 e ainda considerando o pior caso onde  $I_4 = I_6$ , pode-se calcular a dissipação de potência do circuito.

$$P_{diss} = (VDD - VSS) \cdot (I_3 + I_4 + I_6) \quad (3.36)$$

$$P_{diss} = (1,8 - 0) \cdot (10 \cdot 10^{-6} + 12 \cdot 10^{-6} + 12 \cdot 10^{-6}) \cong 0,06 \text{ mW} \quad (3.37)$$

Antes de realizar o cálculo do ganho, precisa-se de alguns dados, como a transcondutância de alguns transistores e resistência de saída. Estas equações e a equação do ganhos estão listadas a baixo.

$$g_{m_n} = \sqrt{2I_{ds} \cdot K'_n \cdot S} \quad (3.38)$$

$$g_{m_p} = \sqrt{2I_{sd} \cdot K'_p \cdot S} \quad (3.39)$$

$$r_{ds_n} = \frac{1}{I_{ds} \cdot \lambda_n} \quad (3.40)$$

$$r_{ds_p} = \frac{1}{I_{sd} \cdot \lambda_p} \quad (3.41)$$

$$g_{ds} = \frac{1}{r_{ds}} \quad (3.42)$$

$$R_{II} \cong (g_{m9} \cdot r_{ds9} \cdot r_{ds11}) \quad (3.43)$$

$$R_{out} = (R_{II}) || [g_{m7} \cdot r_{ds7} \cdot (r_{ds2} || r_{ds5})] \quad (3.44)$$

$$k = \frac{R_{II} \cdot (g_{ds2} + g_{ds4})}{g_{m7} \cdot r_{ds7}} \quad (3.45)$$

$$Av = \left( \frac{2 + k}{2 + 2 \cdot k} \right) \cdot g_{m1} \cdot R_{out} \quad (3.46)$$

A seguir estão listados os transistores e seus respectivos valores de  $g_m$ ,  $r_{ds}$  e  $g_{ds}$  segundo as Equações 3.38 até 3.42:

- M4 e M5:

$$g_{m4} = \sqrt{2 \cdot 12 \cdot 10^{-6} \cdot 591 \cdot 10^{-6} \cdot 1,80} \cong 159,79 \mu S \quad (3.47)$$

$$r_{ds4} = \frac{1}{12 \cdot 10^{-6} \cdot 0,06} \cong 1,39 \text{ M}\Omega \quad (3.48)$$

$$g_{ds4} = \frac{1}{1,39 \cdot 10^6} \cong 0,72 \mu S \quad (3.49)$$

- M6 e M7:

$$g_{m6} = \sqrt{2 \cdot 7 \cdot 10^{-6} \cdot 591 \cdot 10^{-6} \cdot 1,80} \cong 122,04 \mu S \quad (3.50)$$

$$r_{ds6} = \frac{1}{7 \cdot 10^{-6} \cdot 0,06} \cong 2,38 \text{ M}\Omega \quad (3.51)$$

$$g_{ds6} = \frac{1}{2,38 \cdot 10^6} \cong 0,42 \mu S \quad (3.52)$$

- M8, M9, M10 e M11:

$$g_{m8} = \sqrt{2 \cdot 7 \cdot 10^{-6} \cdot 216 \cdot 10^{-6} \cdot 0,45} \cong 36,89 \mu S \quad (3.53)$$

$$r_{ds8} = \frac{1}{7 \cdot 10^{-6} \cdot 0,08} \cong 1,79 M\Omega \quad (3.54)$$

$$g_{ds8} = \frac{1}{1,79 \cdot 10^6} \cong 0,56 \mu S \quad (3.55)$$

- M1 e M2:

$$g_{m1} = \sqrt{2 \cdot 5 \cdot 10^{-6} \cdot 216 \cdot 10^{-6} \cdot 1,83} \cong 62,87 \mu S \quad (3.56)$$

$$r_{ds1} = \frac{1}{5 \cdot 10^{-6} \cdot 0,08} = 2,50 M\Omega \quad (3.57)$$

$$g_{ds1} = \frac{1}{2,5 \cdot 10^6} = 0,40 \mu S \quad (3.58)$$

O próximo passo é calcular os valores de  $R_{II}$ ,  $R_{out}$  e  $k$ . Para realizar o cálculo tomam-se os valores encontrados nas Equações 3.47 a 3.58, e então substitui-los nas Equações 3.43 a 3.45.

$$R_{II} \cong (36,89 \cdot 10^{-6} \cdot 1,79 \cdot 10^6 \cdot 1,79 \cdot 10^6) \cong 118,20 M\Omega \quad (3.59)$$

$$R_{out} = (118,20 \cdot 10^6) || [122,04 \cdot 10^{-6} \cdot 2,38 \cdot 10^6 \cdot (2,50 \cdot 10^6 || 1,39 \cdot 10^6)] \cong 81,21 M\Omega \quad (3.60)$$

$$k = \frac{118,20 \cdot 10^6 \cdot (0,40 \cdot 10^{-6} + 0,72 \cdot 10^{-6})}{122,04 \cdot 10^{-6} \cdot 2,38 \cdot 10^6} \cong 0,46 \quad (3.61)$$

Por fim, com valores encontrados nas Equações 3.56, 3.60 e 3.61, calcula-se o valor do ganho segundo a Eq. 3.45.

$$A_v = \left( \frac{2 + 0,46}{2 + 2 \cdot 0,46} \right) \cdot 62,87 \cdot 10^{-6} \cdot 81,21 \cdot 10^6 \cong 4301,35 \frac{V}{V} \quad (3.62)$$

Para validar as contas, um programa em linguagem C foi desenvolvido. No Anexo A estão os resultados obtidos e o código fonte. Nota-se uma pequena diferença entre os valores do programa e os valores calculados neste trabalho, visto que o programa não arredondou nenhum valor, diferente dos cálculos realizados anteriormente, cujos valores foram arredondados.

Em consequência de todas as razões de aspecto calculadas, pode-se calcular a dimensão dos transistores com a Eq. 3.5, fixando um comprimento de  $5 \mu m$  para todos eles. A Tab. 2 mostra os valores de largura obtidos arredondados, a Tab. 3 mostra os valores das tensões de polarização encontrados e a Tab. 4 mostra os resultados restantes calculados anteriormente.

Tabela 2 – Dimensões dos transistores do *folded cascode* PMOS

Transistor	Razão de aspecto	Largura
M1	1,83	10,00 $\mu\text{m}$
M2	1,83	10,00 $\mu\text{m}$
M3	6,87	35,00 $\mu\text{m}$
M4	1,80	9,00 $\mu\text{m}$
M5	1,80	9,00 $\mu\text{m}$
M6	1,80	9,00 $\mu\text{m}$
M7	1,80	9,00 $\mu\text{m}$
M8	0,45	3,00 $\mu\text{m}$
M9	0,45	3,00 $\mu\text{m}$
M10	0,45	3,00 $\mu\text{m}$
M11	0,45	3,00 $\mu\text{m}$
Mbias1	6,87	35,00 $\mu\text{m}$
Mbias2	8,24	9,00 $\mu\text{m}$
Mbias3	1,80	42,00 $\mu\text{m}$

Tabela 3 – Tensões de polarização do *folded cascode* PMOS

Tensão	Valor	Unidade
$V_{nb2}$	700,00	$mV$
$V_{pb2}$	350,00	$mV$

Tabela 4 – Outros resultados do *folded cascode* PMOS

Dados	Valor	Unidade
$I_1$	5,00	$\mu A$
$I_2$	5,00	$\mu A$
$I_3$	10,00	$\mu A$
$I_4$	12,00	$\mu A$
$I_5$	12,00	$\mu A$
$I_6$	7,00	$\mu A$
$I_7$	7,00	$\mu A$
$A_v$	4300,00	V/V
$P_{diss}$	0,06	mW

### 3.1.1.1 Referencial de corrente

O circuito do referencial de corrente está ilustrado na Fig. 15. O circuito deve ser estável na variação de temperatura e de tensão na entrada (VDD). O projeto é realizado a partir da Eq. 3.63, onde o valor do resistor do circuito é calculado. As dimensões dos transistores são obtidos de forma empírica.

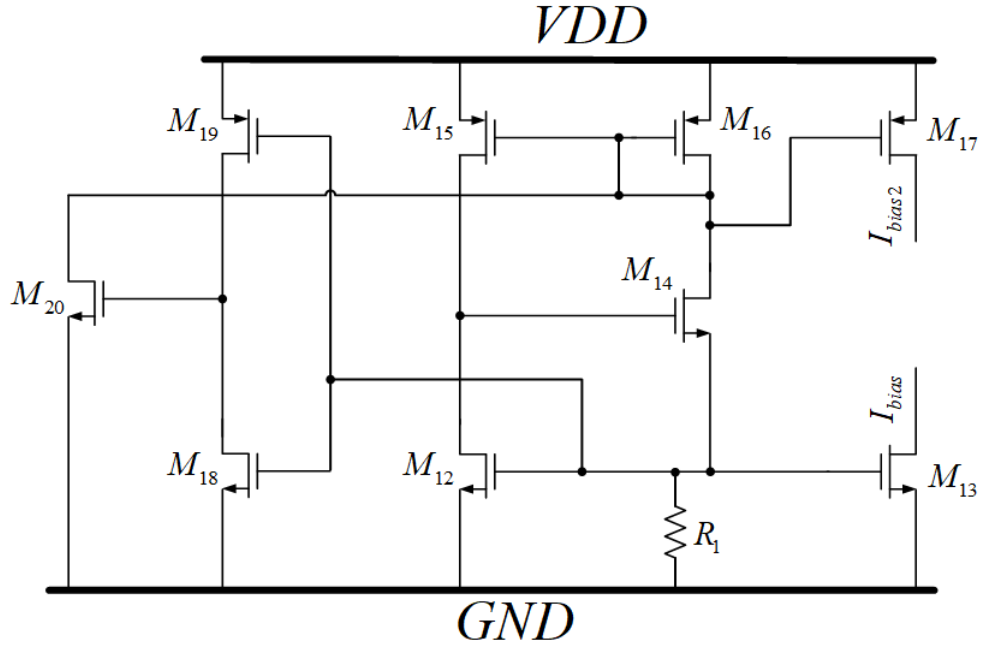


Figura 15 – Esquemático do referencial de corrente

$$I_{ref} = \frac{V_{gs14}}{R_1} = \frac{\sqrt{\frac{2I_{14}}{K'_n \cdot S_{14}}} + V_{t_n}}{R_1} \quad (3.63)$$

Se  $S_{14}$  for grande o suficiente, pode-se ignorar o termo da raiz quadrada, assim a equação simplificada fica:

$$I_{ref} = \frac{V_{t_n}}{R_1} \quad (3.64)$$

A partir dos valores da Tab. 1, calcula-se o resistor da fonte de corrente.

$$10 \cdot 10^{-6} = \frac{0,397}{R_1} \therefore R_1 = 39,70 \text{ k}\Omega \quad (3.65)$$

### 3.1.1.2 Referencial de tensão

O referencial de tensão é basicamente um espelho de corrente com transistores na configuração diodo, onde ele aproveita o referencial de corrente estável em temperatura para fornecer tensões igualmente estáveis. O esquemático do circuito está evidenciado na Fig. 16. As dimensões dos transistores foram encontrados de forma empírica, para se adequar as tensões de viés do *folded cascode* com estabilidade térmica.



A relação entre comprimento e largura, com valores arredondados, estão presentes na Tab. 5.

Tabela 5 – Dimensões dos transistores do espelho de corrente

Transistor	Largura $W$ ( $\mu\text{m}$ )	Comprimento $L$ ( $\mu\text{m}$ )
M21	9,00	5,00
M22	2,00	6,00

### 3.1.2 Misturador de frequência

Foram realizados dois projetos de *mixer* para o amplificador *Chopper*; um diferencial para a entrada do *folded* (Fig. 17) e um *single-ended* para a saída do mesmo (Fig. 18). A abordagem utilizada foi bastante simples para o projeto dos *mixers*, onde os transistores funcionam como um chaveamento para misturar a frequência do sinal com a frequência da portadora. Novamente as dimensões foram encontradas de forma empírica de forma a se obter a melhor forma de onda possível.

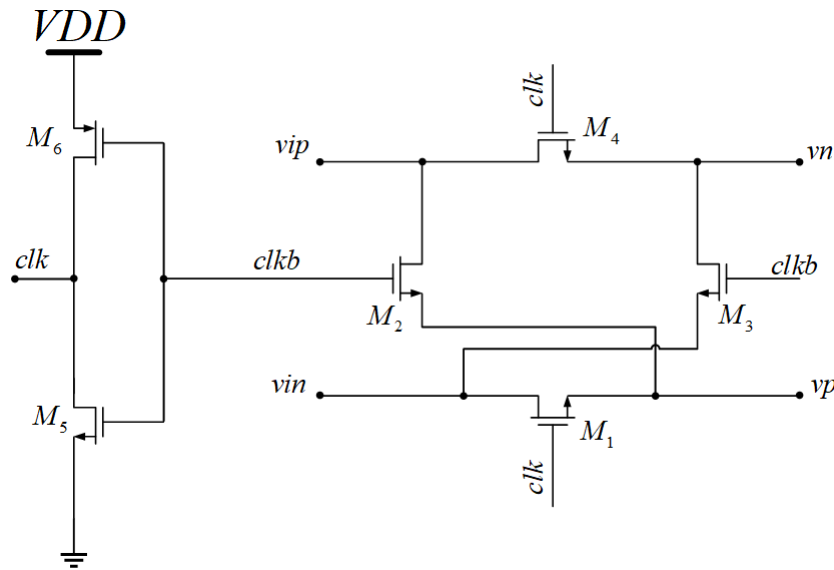


Figura 17 – Esquemático do *mixer* diferencial

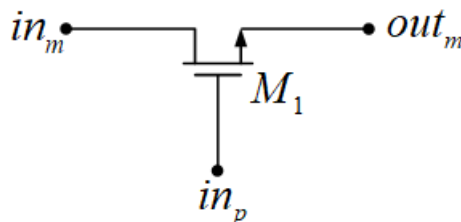


Figura 18 – Esquemático do *mixer single-ended*

### 3.1.3 Filtro passa-baixas

Nesta seção conterà o projeto será um filtro de quarta ordem *Sallen-Key* do tipo *Butterworth*, consequentemente serão dois filtros de segunda ordem cascadeados com a mesma frequência de corte ( $f_c$ ). Segundo com a Tab. 6, seus fatores de qualidade são respectivamente:  $Q_1 = 1,31$  para o primeiro filtro e  $Q_2 = 0,54$  para o segundo filtro, de acordo com a Eq. 3.72, que representa um par de pólos complexos conjugados dos polinomiais de *Butterworth* normalizados. A Tabela 7 mostra as especificações do filtro.

$$B_n(s) = s^2 + \frac{s}{Q_n} + 1 \quad (3.72)$$

Tabela 6 – Polinomiais *Butterworth* normalizados

Ordem (n)	Polos dos filtros de <i>Butterworth</i> $B_n(s)$	$Q_1$	$Q_2$
1	$s + 1$	-	-
2	$s^2 + 1,414s + 1$	0,71	-
3	$(s + 1) \cdot (s^2 + s + 1)$	1,00	-
4	$(s^2 + 0,765s + 1) \cdot (s^2 + 1,848s + 1)$	1,31	0,54

Tabela 7 – Especificações do projeto

Especificação	Valor	Unidade
$f_c$	7000,00	Hz
$Q_1$	1,31	-
$Q_2$	0,54	-

Inicialmente, para se projetar o filtro, precisa-se da função de transferência do mesmo, assim, considerou-se a Fig. 12 como base para os cálculos da função de transferência. Além disto, foi considerado que:  $I_1$  é a corrente que passa por  $Z_1$ ,  $I_2$  é a corrente que passa por  $Z_2$  e  $Z_4$  e por fim,  $I_3$  sendo a corrente que passa por  $Z_3$ . Equacionando as correntes de acordo com a Lei de *Kirchhoff* dos nós, tem-se:

$$I_1 = I_2 + I_3 \quad (3.73)$$

Considerando o amplificador como ideal, as correntes nas entradas inversora e não inversora valem zero e suas respectivas tensões são iguais devido ao curto circuito virtual que ocorre em amplificadores ideais. Consequentemente, analisando a Fig. 12, podemos concluir que:

$$v_- = v_{out}, \quad (3.74)$$

onde  $v_{out}$  é a tensão de saída do filtro.



Para descobrir a função de transferência do sistema, deve-se descobrir o valor da tensão de saída ( $v_{out}$ ) dividido pelo valor da tensão de entrada ( $v_{in}$ ). Primeiramente analisa-se o sistema para encontrar os valores das correntes presentes na Eq. 3.73. Por meio desta análise, foi obtido as seguintes equações:

$$I_1 = \frac{v_{in} - v_x}{Z_1} \quad (3.75)$$

$$I_2 = \frac{v_{out}}{Z_4} \quad (3.76)$$

$$I_3 = \frac{v_{out}}{Z_3} = \frac{v_x - v_{out}}{Z_2} \quad (3.77)$$

A partir da Equação 3.77, encontra-se o valor da tensão  $v_x$ .

$$\frac{v_{out}}{Z_3} = \frac{v_x - v_{out}}{Z_2} \therefore v_x = \frac{v_{out} \cdot Z_2}{Z_3} + v_{out} \quad (3.78)$$

Substituindo as correntes encontradas nas Equações 3.75 a 3.78 na Eq. 3.73, chega-se na seguinte função de transferência:

$$\frac{v_{out}}{v_{in}} = \frac{Z_4 \cdot Z_3}{Z_1 \cdot Z_2 + Z_3 \cdot (Z_1 + Z_2) + Z_4 \cdot Z_3} \quad (3.79)$$

Ao comparar a Fig. 13 e a Fig. 12, no domínio de *Laplace*, os capacitores e os resistores ficam com os seguintes valores:

$$Z_1 = R_1 \quad (3.80)$$

$$Z_2 = R_2 \quad (3.81)$$

$$Z_3 = \frac{1}{sC_1} \quad (3.82)$$

$$Z_4 = \frac{1}{sC_2} \quad (3.83)$$

Por fim, com os valores acima substituídos na Eq. 3.79, chega-se na função de transferência do filtro no domínio da frequência.

$$H(s) = \frac{\frac{1}{R_1 R_2 C_1 C_2}}{s^2 + \frac{1}{C_1} \cdot \left( \frac{1}{R_1} + \frac{1}{R_2} \right) s + \frac{1}{R_1 R_2 C_1 C_2}} \quad (3.84)$$

Ao analisar a Eq. 3.84, encontra-se os valores da frequência de corte ( $f_c$ ) e do fator que qualidade ( $Q$ ) quando se compara com a função de transferência geral do sistema (Eq. 3.85).

$$H(s) = \frac{(2\pi f_c)^2}{s^2 + \frac{2\pi f_c}{Q} s + (2\pi f_c)^2} \quad (3.85)$$

$$f_c = \frac{1}{2\pi \sqrt{R_1 R_2 C_1 C_2}} \quad (3.86)$$

$$Q = \frac{\sqrt{R_1 R_2 C_1 C_2}}{C_2 \cdot (R_1 + R_2)} \quad (3.87)$$

Com os valores da Tab. 7 e as Equações 3.85 a 3.87, encontra-se a função de transferências dos dois filtros intermediários e do filtro final.

$$H_1(s) = \frac{1,93 \cdot 10^9}{s^2 + 33574,30s + 1,93 \cdot 10^9} \quad (3.88)$$

$$H_2(s) = \frac{1,93 \cdot 10^9}{s^2 + 81448,70s + 1,93 \cdot 10^9} \quad (3.89)$$

$$H(s) = H_1(s) \cdot H_2(s) = \frac{3,74 \cdot 10^{18}}{s^4 + 115023s^3 + 6,60 \cdot 10^9 s^2 + 2,23 \cdot 10^{14} s + 3,74 \cdot 10^{18}} \quad (3.90)$$

A partir do *software MatLab* (Anexo B), validou-se a função de transferência encontrada na Eq. 3.89, conforme o resultado mostrado na Fig. 19 e na Eq. 3.91.

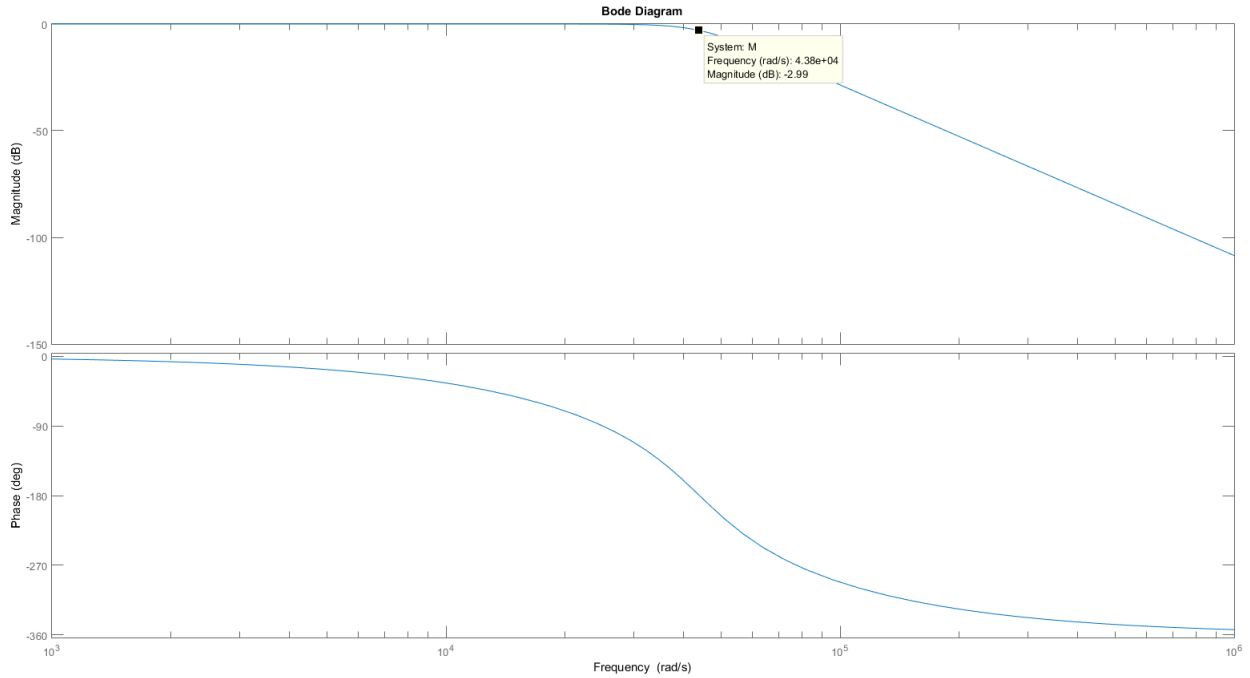


Figura 19 – Diagrama de *Bode* da função de transferência do filtro (Anexo B)

$$4,38 \cdot 10^4 \frac{\text{rad}}{\text{s}} = \frac{4,38 \cdot 10^4}{2 \cdot \pi} \cong 6971 \text{ Hz} \quad (3.91)$$

A partir das Equações 3.86 e 3.87 e fixando os valores de resistência para  $10 \text{ k}\Omega$ , encontra-se o a capacitância dos quatro capacitores do filtro.

- Primeiro filtro:

$$7000 = \frac{1}{2\pi\sqrt{10 \cdot 10^3 \cdot 10 \cdot 10^3 \cdot C_1 C_2}} \therefore \sqrt{C_1 C_2} = \frac{1}{1,4 \cdot 10^8 \cdot \pi} F \quad (3.92)$$

$$1,31 = \frac{\sqrt{10 \cdot 10^3 \cdot 10 \cdot 10^3 \cdot C_1 C_2}}{C_2 \cdot (10 \cdot 10^3 + 10 \cdot 10^3)} \therefore \sqrt{C_1 C_2} = 2,62 \cdot C_2 \quad (3.93)$$

$$C_2 \cong 0,87 \text{ nF} \quad (3.94)$$

$$C_1 \cong 5,74 \text{ nF} \quad (3.95)$$

- Segundo filtro:

$$0,54 = \frac{\sqrt{10 \cdot 10^3 \cdot 10 \cdot 10^3 \cdot C_1 C_2}}{C_2 \cdot (10 \cdot 10^3 + 10 \cdot 10^3)} \therefore \sqrt{C_1 C_2} = 1,08 \cdot C_2 \quad (3.96)$$

$$C_2 \cong 2,10 \text{ nF} \quad (3.97)$$

$$C_1 \cong 2,46 \text{ nF} \quad (3.98)$$

As Tabelas 8 e 9 mostram os resultados finais dos valores encontrados pelos cálculos acima.

Tabela 8 – Valores dos capacitores e resistores do primeiro filtro

Dados	Valor	Unidade
$R_1$	10,00	$k\Omega$
$R_2$	10,00	$k\Omega$
$C_1$	6,00	nF
$C_2$	0,80	nF

Tabela 9 – Valores dos capacitores e resistores do segundo filtro

Dados	Valor	Unidade
$R_1$	10,00	$k\Omega$
$R_2$	10,00	$k\Omega$
$C_1$	2,50	nF
$C_2$	2,00	nF

Como os valores foram arredondados para se adequar aos valores de capacitância, uma nova função de transferência precisa ser calculada a partir da Eq. 3.84.

- Primeiro filtro:

$$H_1(s) = \frac{1}{s^2 + \frac{1}{6 \cdot 10^{-9}} \cdot \left( \frac{1}{10 \cdot 10^3} + \frac{1}{10 \cdot 10^3} \right) s + \frac{1}{10 \cdot 10^3 \cdot 10 \cdot 10^3 \cdot 6 \cdot 10^{-9} \cdot 0,8 \cdot 10^{-9}}} \quad (3.99)$$

$$H_1(s) = \frac{2,08 \cdot 10^9}{s^2 + 33333,33s + 2,08 \cdot 10^9} \quad (3.100)$$

- Segundo filtro:

$$H_2(s) = \frac{\frac{1}{10 \cdot 10^3 \cdot 10 \cdot 10^3 \cdot 2,50 \cdot 10^{-9} \cdot 2 \cdot 10^{-9}}}{s^2 + \frac{1}{2,50 \cdot 10^{-9}} \cdot \left( \frac{1}{10 \cdot 10^3} + \frac{1}{10 \cdot 10^3} \right) s + \frac{1}{10 \cdot 10^3 \cdot 10 \cdot 10^3 \cdot 2,50 \cdot 10^{-9} \cdot 2 \cdot 10^{-9}}} \quad (3.101)$$

$$H_2(s) = \frac{2,00 \cdot 10^9}{s^2 + 80000s + 2,00 \cdot 10^9} \quad (3.102)$$

Por fim, a função de transferência final vale:

$$H(s) = H_1(s) \cdot H_2(s) = \frac{4,17 \cdot 10^{18}}{s^4 + 113333s^3 + 6.75 \cdot 10^9s^2 + 2.33 \cdot 10^{14}s + 4,17 \cdot 10^{18}} \quad (3.103)$$

Com o mesmo programa da validação anterior (Anexo B), a nova função de transferência encontrada na Eq. 3.103 foi validada conforme o resultado mostrado na Fig. 20 e na Eq 3.104.

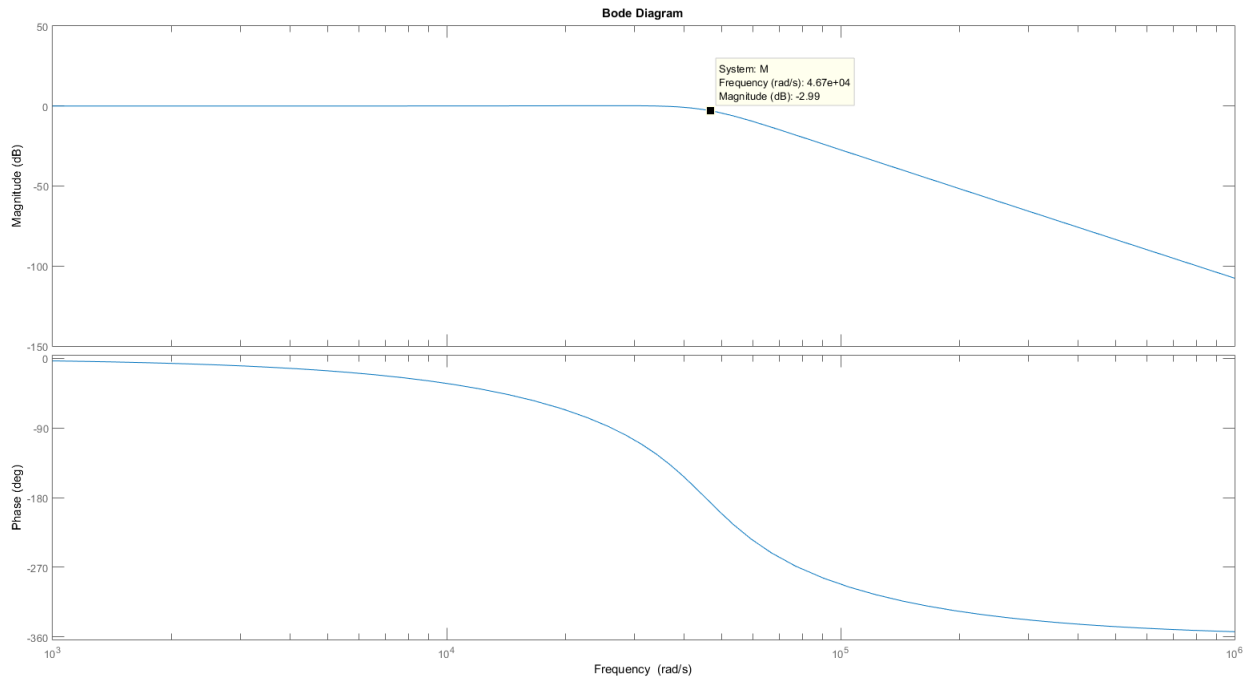


Figura 20 – Diagrama de *Bode* da nova função de transferência do filtro (Anexo B)

$$4,67 \cdot 10^4 \frac{rad}{s} = \frac{4,67 \cdot 10^4}{2 \cdot \pi} \cong 7464,37 \text{ Hz} \quad (3.104)$$

O esquemático do filtro completo está representado na Fig. 21, conforme os valores encontrados nos cálculos.

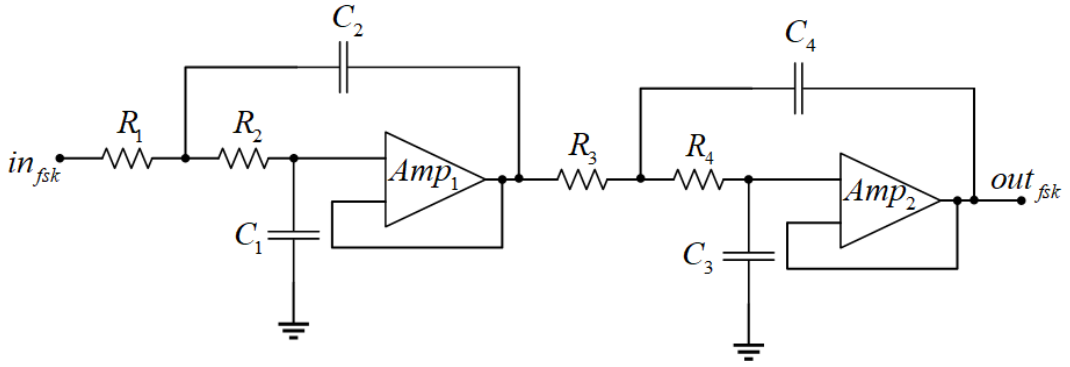


Figura 21 – Esquemático do filtro *Sallen-Key* de quarta ordem

### 3.1.3.1 Viabilidade para fabricação

Os cálculos mostram que os valores de capacitância deram altos demais para serem integrados em um *chip*, por consequência da baixa frequência de corte. Para solucionar este problema pode-se integrar somente os resistores e o amplificador, colocando os capacitores externamente ao *chip*. Outra solução possível é utilizar um filtro  $G_m$ - $C$ , no qual pode ser integrado junto com os outros blocos do *chip*.

### 3.1.3.2 Amplificador do filtro

Para o amplificador do filtro, o projeto será um amplificador simples de dois estágios, como ilustra a Fig. 22. As etapas deste projeto está em “Allen (2002)”, e será descrito a seguir em duas etapas: dimensionamento do circuito e análise das especificações do projeto. As especificações do projeto estão na Tab. 10

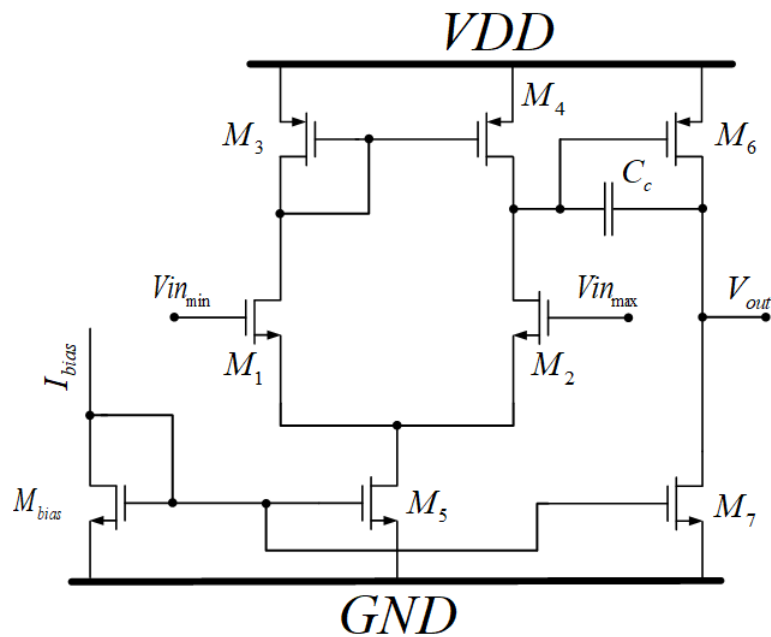


Figura 22 – Esquemático do amplificador de dois estágios

Tabela 10 – Especificações do projeto

Especificação	Valor	Unidade
VDD	1,80	V
VSS	0,00	V
$I_{bias}$	10,00	$\mu A$
$A_v$	$\geq 3000,00$	V/V
GB	5,00	MHz
SR	4,00	V/ $\mu s$
$C_L$	2,00	pF
MF	60,00	graus
OVS	0,50 até 1,30	V
ICMR	0,90 até 1,30	V
$P_{diss}$	$\leq 2$	mW
$V_{t_n}$	0,397	V
$V_{t_p}$	0,457	V
$K_n'$	591,00	$\mu A/V^2$
$K_p'$	216,00	$\mu A/V^2$
$\lambda_n$	0,06	$V^{-1}$
$\lambda_p$	0,08	$V^{-1}$

Inicialmente serão consideradas algumas equações para a base do cálculo, encontradas na Seção 3.1.1 (Equações 3.1 a 3.7). O restante das equações estão descritas em “Allen (2002)”.

A primeira parte do projeto consiste em calcular a razão de aspecto dos transistores principais do circuito (M1 até M7) e o capacitor para a compensação *Miller* ( $C_C$ ). Primeiro leva-se em conta a especificação da capacitância de carga ( $C_L$ ), para projetar um  $C_C$  tal que o mesmo tenha MF (margem de fase) igual ou superior a  $60^\circ$ .

$$C_C \geq 0,22 \cdot C_L \Rightarrow C_C = 0,75 \cdot 2 \cdot 10^{-12} = 1,50 \text{ pF} \quad (3.105)$$

A partir da especificação de SR e o valor de  $C_C$  encontrado, calcula-se a corrente  $I_5$  e pela Lei dos Nós de *Kirchhoff* as correntes  $I_3$  e  $I_4$ .

$$I_5 = SR \cdot C_c = 4 \cdot 10^6 \cdot 1,5 \cdot 10^{-12} = 6,00 \text{ } \mu A \quad (3.106)$$

$$I_3 = I_4 = \frac{I_5}{2} = \frac{6 \cdot 10^{-6}}{2} = 3,00 \text{ } \mu A \quad (3.107)$$

Com os valores das correntes e do capacitor  $C_C$  encontrados, pode-se calcular a razão de aspecto de todos os transistores do circuito, como será mostrado a seguir.

- M3 e M4:

$$S_3 = S_4 = \frac{I_5}{K_p' \cdot [VDD - V_{in}(max) - |V_{t_p}(max)| + V_{t_n}(min)]^2} \quad (3.108)$$

$$S_3 = S_4 = \frac{6 \cdot 10^{-6}}{216 \cdot 10^{-6} \cdot [1,8 - 1,3 - |0,457| + 0,397]^2} \cong 0,14 \quad (3.109)$$

- M1 e M2:

$$g_{m1} = GB \cdot 2 \cdot \pi \cdot C_C = 5 \cdot 10^6 \cdot 2 \cdot \pi \cdot 1,5 \cdot 10^{-12} \cong 47,12 \mu S \quad (3.110)$$

$$S_1 = S_2 = \frac{(g_{m1})^2}{K'_n \cdot I_5} = \frac{(47,12 \cdot 10^{-6})^2}{591 \cdot 10^{-6} \cdot 6 \cdot 10^{-6}} \cong 0,63 \quad (3.111)$$

- M5:

$$V_{ds5}(sat) = V_{in}(min) - VSS - \sqrt{\frac{I_5}{K'_n \cdot S_1}} - V_{t_n}(max) \geq 100 \text{ mV} \quad (3.112)$$

$$V_{ds5}(sat) = 0,9 - 0 - \sqrt{\frac{6 \cdot 10^{-6}}{591 \cdot 10^{-6} \cdot 0,63}} - 0,457 \cong 0,32 \text{ V} \quad (3.113)$$

$$S_5 = \frac{2I_5}{K'_n \cdot [V_{ds5}(sat)]^2} = \frac{2 \cdot 6 \cdot 10^{-6}}{591 \cdot 10^{-6} \cdot (0,32)^2} \cong 0,20 \quad (3.114)$$

- M6:

$$g_{m6} \geq 10 \cdot g_{m1} \Rightarrow g_{m6} = 10 \cdot 47,12 \cdot 10^{-6} = 471,20 \mu S \quad (3.115)$$

$$g_{m4} = \sqrt{2 \cdot K'_p \cdot S_4 \cdot I_4} = \sqrt{2 \cdot 216 \cdot 10^{-6} \cdot 0,14 \cdot 3 \cdot 10^{-6}} \cong 13,47 \mu S \quad (3.116)$$

$$S_6 = \frac{g_{m6}}{g_{m4}} \cdot S_4 = \frac{471,2 \cdot 10^{-6}}{13,47 \cdot 10^{-6}} \cdot 0,14 \cong 4,90 \quad (3.117)$$

- M7:

$$I_6 = \frac{(g_{m6})^2}{2 \cdot K'_p \cdot S_6} = \frac{(471,2 \cdot 10^{-6})^2}{2 \cdot 216 \cdot 10^{-6} \cdot 4,90} \cong 104,89 \mu A \quad (3.118)$$

$$S_7 = \frac{I_6}{I_5} \cdot S_5 = \frac{104,89 \cdot 10^{-6}}{6 \cdot 10^{-6}} \cdot 0,20 \cong 3,50 \quad (3.119)$$

- Mbias:

$$S_{bias} = \frac{I_{bias} \cdot S_5}{I_5} = \frac{10 \cdot 10^{-6} \cdot 0,20}{6 \cdot 10^{-6}} = 0,33 \quad (3.120)$$

A segunda parte do projeto consiste em calcular a dissipação de potência do circuito e o seu ganho. Para isto, será necessário alguns valores encontrados anteriormente e os valores de  $\lambda_n$  e  $\lambda_p$ .

- Potência dissipada:

$$P_{diss} = (I_5 + I_6) \cdot (VDD + |VSS|) \quad (3.121)$$

$$P_{diss} = (6 \cdot 10^{-6} + 104,89 \cdot 10^{-6}) \cdot (1,8 + |0|) \cong 0,20 \text{ mW} \quad (3.122)$$

- Ganho:

$$A_v = \frac{2 \cdot g_{m1} \cdot g_{m6}}{I_5 \cdot (\lambda_n + \lambda_p) \cdot I_6 \cdot (\lambda_p + \lambda_n)} \quad (3.123)$$

$$A_v = \frac{2 \cdot 47,12 \cdot 10^{-6} \cdot 471,2 \cdot 10^{-6}}{6 \cdot 10^{-6} \cdot (0,06 + 0,08) \cdot 104,89 \cdot 10^{-6} \cdot (0,08 + 0,06)} \quad (3.124)$$

$$A_v \cong 3600,00 \frac{V}{V} \quad (3.125)$$

Para validar as contas, um programa em linguagem *C* foi desenvolvido. No Anexo D estão os resultados obtidos e o código fonte. Nota-se uma pequena diferença entre os valores do programa e os valores calculados neste trabalho, visto que o programa não arredondou nenhum valor, diferente dos cálculos realizados anteriormente, cujos valores foram arredondados.

Em consequência de todas as razões de aspecto calculadas, pode-se calcular a dimensão dos transistores com a Eq. 3.5, fixando um comprimento de  $5 \mu m$  para todos eles. A Tabela 11 mostra os valores de largura obtidos arredondados, a Tab. 3 mostra os valores das tensões de polarização encontrados e a Tab. 12 mostra os resultados restantes calculados anteriormente.

Tabela 11 – Dimensões dos transistores do amplificador de dois estágios

Transistor	Razão de aspecto	Largura
M1	0,63	$4,00 \mu m$
M2	0,63	$4,00 \mu m$
M3	0,14	$700,00 nm$
M4	0,14	$700,00 nm$
M5	0,20	$1,00 \mu m$
M6	4,90	$25 \mu m$
M7	3,50	$18,00 \mu m$
Mbias	0,35	$2,00 \mu m$

Tabela 12 – Outros resultados do amplificador de dois estágios

Dados	Valor	Unidade
$I_1$	3,00	$\mu A$
$I_2$	3,00	$\mu A$
$I_5$	6,00	$\mu A$
$I_6$	104,89	$\mu A$
$C_C$	1,50	$pF$
$A_v$	3600,00	$V/V$
$P_{diss}$	0,20	$mW$



### 3.2 Amplificador Chopper

Após realizar o projeto de cada bloco, basta junta-los para finalizar o amplificador Chopper. Porém, como o filtro precisa ser polarizado, foi adicionado um divisor de tensão ( $R_1 = R_2$ ) para este fim. A Fig. 23 mostra o esquemático proposto.

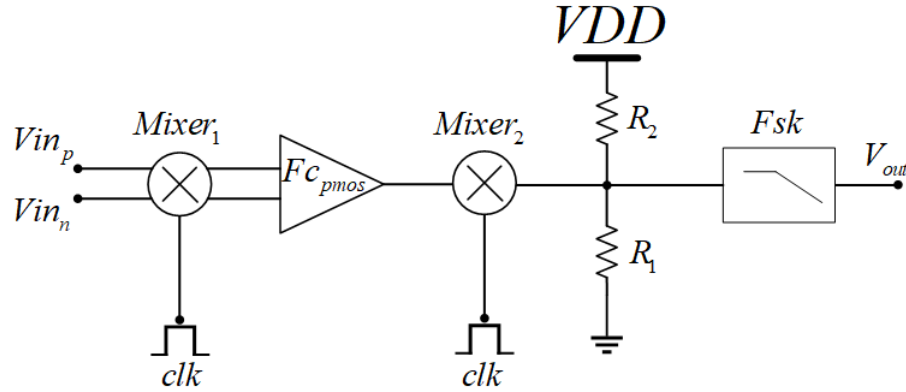


Figura 23 – Esquemático do amplificador Chopper

### 3.3 Amplificador de Baixo Ruído

Este projeto foi realizado pelo aluno de engenharia eletrônica Breno Dantas de Castro, no qual fez parte do TCC1 do mesmo. Trata-se de um amplificador na configuração não inversora (Fig. 24), onde dois LNAs estão cascateados para se obter um ganho aproximado de 69 dB ( $LNA_1 + LNA_2$ ). Porém grande parte do ganho está concentrado no primeiro LNA, pois assim consegue-se um menor ruído como foi explicado na Seção 2.2.3. O esquemático do projeto está ilustrado na Fig. 25, representando um circuito integrado comercial que será substituído pelo amplificador Chopper projetado neste trabalho e com capacitores para reduzir o ruído de linha. A Tabela 13 mostra os resultados obtidos.

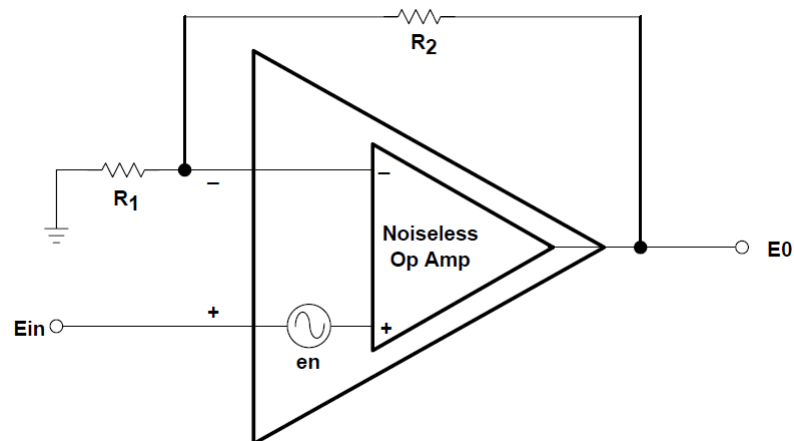


Figura 24 – Configuração não inversora (INSTRUMENTS, 2008)

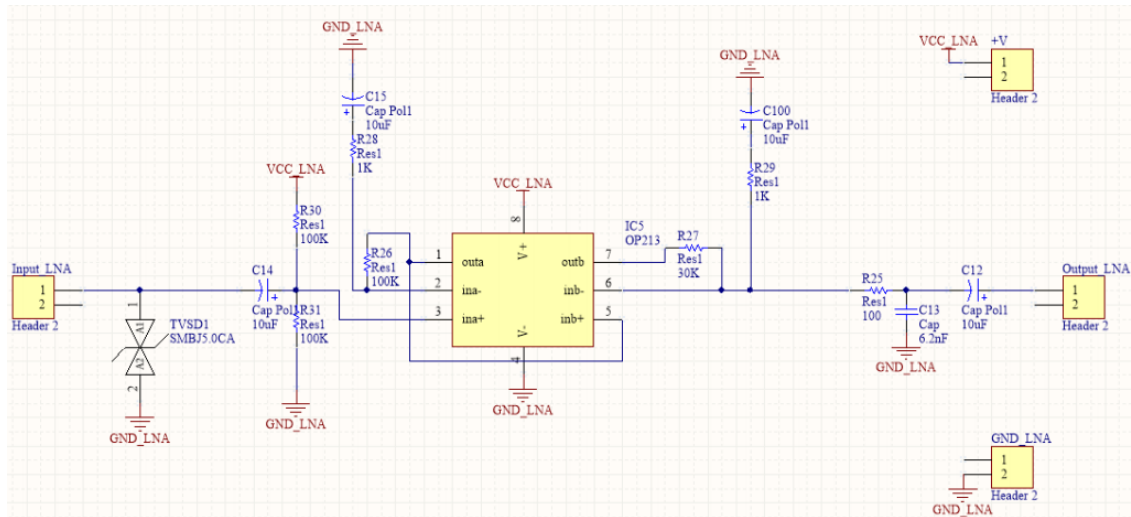


Figura 25 – LNA projetado pelo aluno Breno Dantas de Castro

Tabela 13 – Resistências do amplificador não inversor

LNA	Resistência	Valor
$LNA_1$	$R_1$	1 k $\Omega$
$LNA_1$	$R_2$	100 k $\Omega$
$LNA_2$	$R_1$	1 k $\Omega$
$LNA_2$	$R_2$	30 k $\Omega$

## 4 Simulações

Com os cálculos realizados, utilizou-se o ambiente *Cadence* para simular e validar todos os blocos deste trabalho, conforme será apresentado abaixo.

### 4.1 Amplificador *folded cascode* PMOS

O *folded cascode* foi simulado com as dimensões descritas na Tab. 14. Para este circuito, foram realizadas simulações de *offset*, ganho, margem de fase, GB, *slew rate*, dissipação de potência, ICMR, OVSR, CMRR e ruído. Os resultados se encontram a seguir com seus respectivos *test benches*.

Tabela 14 – Dimensões dos transistores do *folded cascode* PMOS

Transistor	Largura $W$ ( $\mu\text{m}$ )	Comprimento $L$ ( $\mu\text{m}$ )
M1	80,00	5,00
M2	80,00	5,00
M3	90,00	5,00
M4	20,00	5,00
M5	20,00	5,00
M6	20,00	5,00
M7	20,00	5,00
M8	7,00	5,00
M9	7,00	5,00
M10	7,00	5,00
M11	7,00	5,00
Mbias1	92,00	5,00
Mbias2	87,00	4,00
Mbias3	20,00	5,00

- *Offset*:

O *offset* foi simulado de acordo com Fig. 26, obtendo o resultado expresso na Fig. 27. Onde  $v_{pol}$  é a tensão necessária para polarizar os transistores, sendo esta  $V_{DD}/2 = 900$  mV e  $v_{os}$  é a tensão de teste que foi variada de -20 mV até 20 mV. Para encontrar a tensão de *offset*, basta encontrar a tensão de 900 mV e verificar o valor de  $v_{os}$  neste ponto. O resultado foi bastante satisfatório, encontrando um valor bem baixo de *offset*.

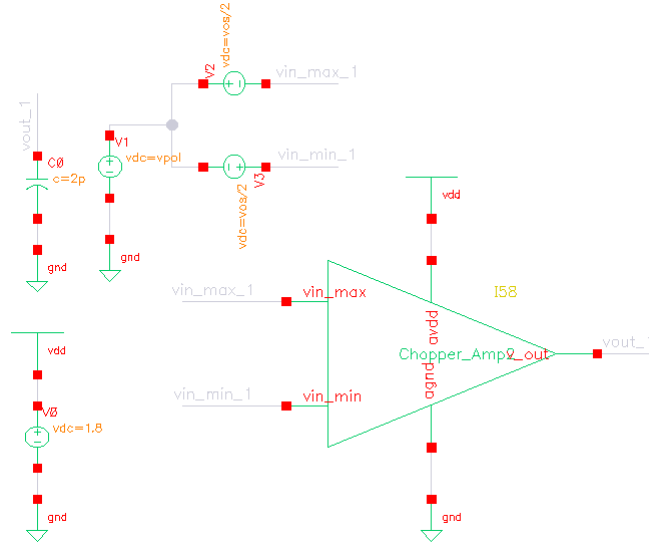


Figura 26 – Esquemático da simulação do *offset*

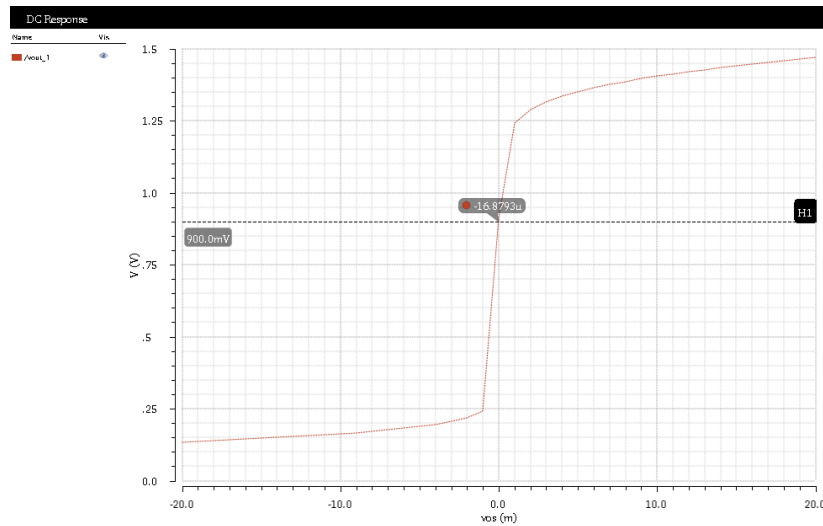


Figura 27 – Simulação do *offset*

- Ganho diferencial de malha aberta, margem de fase e GB:

O ganho diferencial de malha aberta, a margem de fase e o GB foram simulados de acordo com Fig. 28, obtendo o resultado expresso na Fig. 29. Onde  $v_{os}$  é a tensão de *offset* encontrada anteriormente. Para encontrar o ganho diferencial de malha aberta basta variar a frequência das fontes de teste (no caso variou-se de 1 Hz até 1 GHz) e analisar a saída do circuito. O GB é facilmente encontrado no gráfico do ganho, no ponto onde o ganho vale 1 V/V (ou 0 dB). Já a margem de fase é encontrada analisando o gráfico da fase na frequência do GB encontrado anteriormente. Após encontrar a fase correspondente ao GB, soma-se  $180^\circ$ , de acordo com a Eq. 4.3.

Inicialmente, não foi possível obter um  $GB = 5$  MHz, conforme a especificação. Então, com o objetivo de aumentar o GB, aumentou-se a largura dos transistores de entrada (M1 e M2) até encontrar um GB compatível com a especificação desejada.

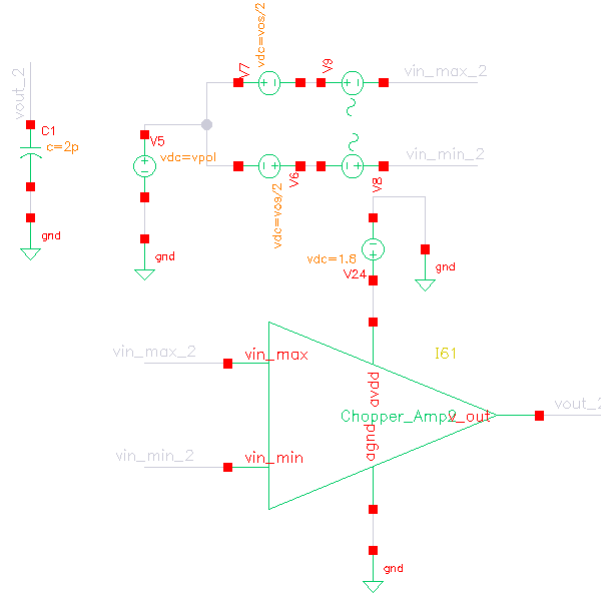


Figura 28 – Esquemático da simulação do ganho diferencial e margem de fase

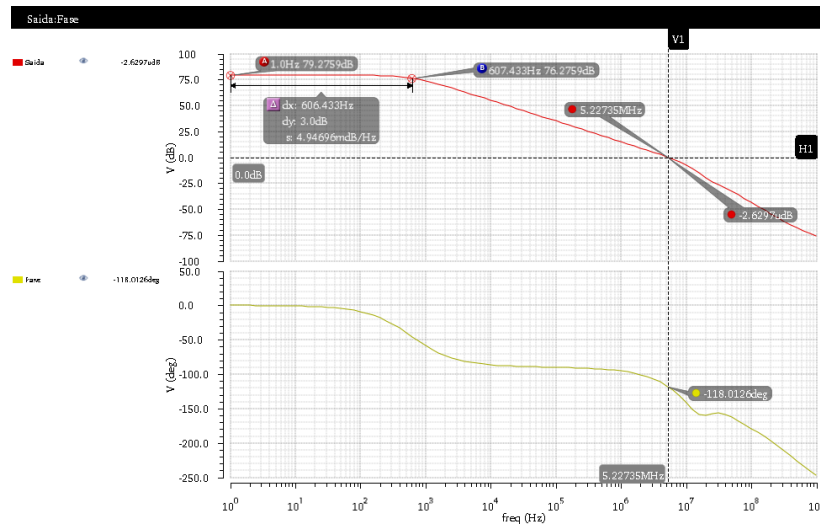


Figura 29 – Simulação do ganho diferencial, margem de fase e GB

Com o objetivo de fazer a comparação entre o ganho encontrado e ganho pedido, converteu-se o ganho de  $dB$  para  $V/V$  e calculou-se a margem de fase logo em seguida:

$$79,276 = 20 \cdot \log(A_v) \quad (4.1)$$

$$A_v = 9200 \frac{V}{V} \quad (4.2)$$

$$MF = -118,02 + 180 \cong 62^\circ \quad (4.3)$$

- *Slew rate*:

O *slew rate* foi simulado de acordo com Fig. 30, obtendo os resultados expressos nas Figuras 31 e 32. O *slew rate* é a taxa na qual a saída do amplificador varia em relação ao tempo, de acordo com e Eq. 4.4. Sendo assim, os valores de *slew rate* encontrados para o circuito estão expressos nas Equações 4.5 e 4.6, após verificar a variação de tensão e tempo nos gráficos simulados (utilizando um pulso com frequência igual a 15 kHz). O resultado do *slew rate* foi satisfatório, uma vez que o valores encontrado bem próximo da especificação desejada.

$$SR = \frac{\Delta V}{\Delta t} \quad (4.4)$$

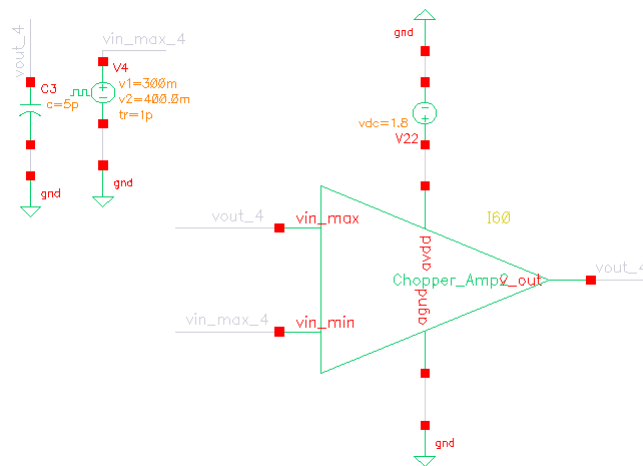


Figura 30 – Esquemático da simulação do *slew rate*

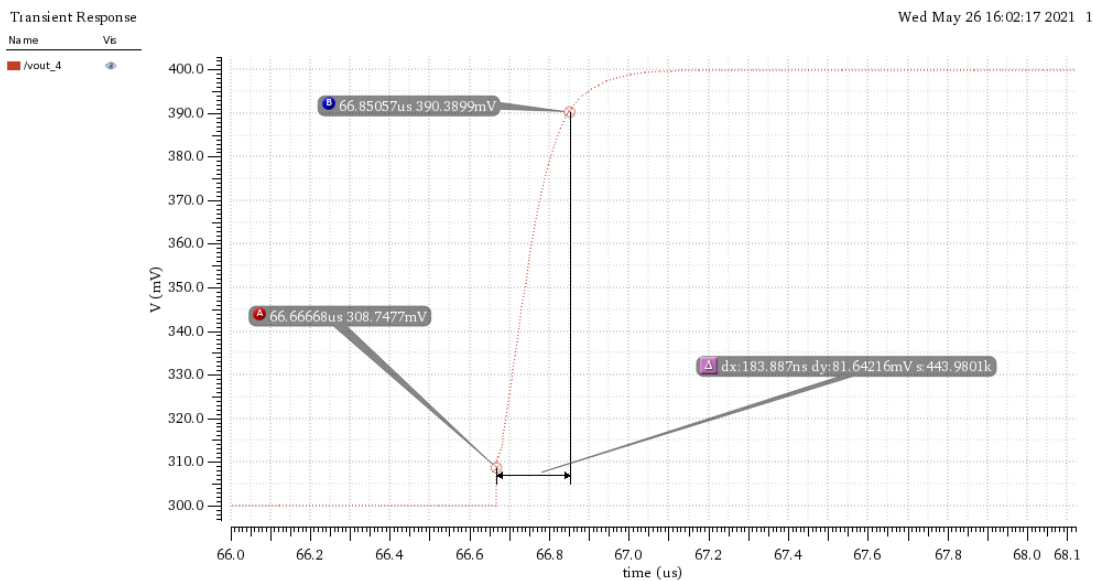
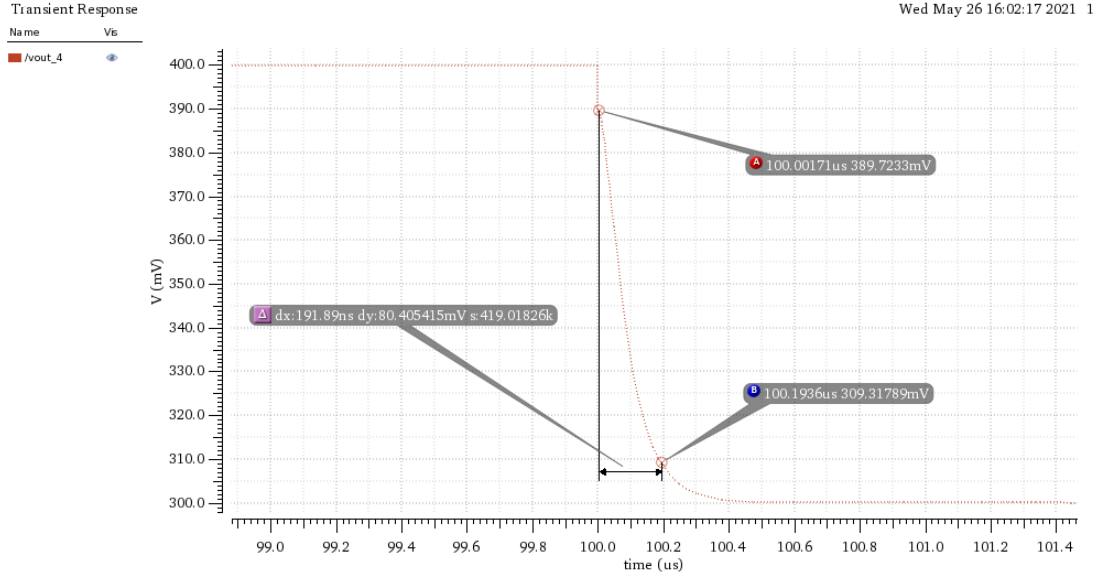


Figura 31 – Simulação do *slew rate* positivo

$$SR = \frac{183,89 \cdot 10^{-9}}{81,64 \cdot 10^{-3}} \cong 2,25 \frac{V}{\mu s} \quad (4.5)$$

Figura 32 – Simulação do *slew rate* negativo

$$SR = \frac{191,89 \cdot 10^{-9}}{80,40 \cdot 10^{-3}} \cong 2,39 \frac{V}{\mu s} \quad (4.6)$$

- Potência dissipada:

A dissipação de potência foi simulada com o mesmo *test bench* do *slew rate* (Fig. 30), obtendo os resultados expressos nas Figuras 33 e 34. A potência é encontrada de acordo com a Eq. 4.7. Foram realizadas duas simulações para a dissipação de potência, uma para verificar a potência do *folded cascode* isolado e outra para verificar a potência do *folded* juntamente com os circuitos de referência de corrente e tensão. O resultado ficou adequado com a especificação pretendida, mostrado na Eq. 4.8.

$$P_{diss} = VDD \cdot |I| \quad (4.7)$$

Figura 33 – Simulação da dissipação de potência do *folded*

$$P_{diss} = 1,8 \cdot |-90,57 \cdot 10^{-6}| \cong 0,16 \text{ mW} \quad (4.8)$$

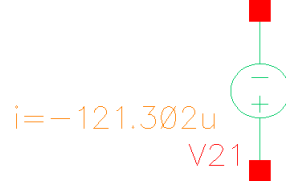


Figura 34 – Simulação da dissipação de potência do *folded* com as referências de tensão e corrente

$$P_{diss} = 1,8 \cdot \left| -121,30 \cdot 10^{-6} \right| \cong 0,22 \text{ mW} \quad (4.9)$$

- ICMR:

O ICMR foi simulado de acordo com Fig. 35, obtendo o resultado expresso na Fig. 36. Onde  $v_{pol}$  é a tensão necessária para polarizar os transistores, sendo esta variável para esta simulação (de -1 V até 3 V). Para encontrar o alcance do ICMR, é necessário verificar onde a corrente  $I_{ds}$  do transistor M3 fica entorno da corrente desejada de  $10 \mu\text{A}$  (variando de  $10,73 \mu\text{A}$  até  $9,88 \mu\text{A}$  no caso da simulação) e verificar onde esta variação se encontra no gráfico da tensão  $v_{pol}$ .

Com uma tentativa de aumentar o ICMR máximo, aumentou-se a largura do transistor M3 (consequentemente aumentando as larguras dos transistores Mbias1 e Mbias2), porém mesmo com o aumento, não foi possível atender a especificação de ICMR máximo. Deve-se analisar se com o ICMR obtido é possível atender as especificações do projeto TTE. Por outro lado, se o ICMR máximo obtido for muito baixo, uma possível abordagem para melhorá-lo é mudar a topologia do circuito para um *folded cascode rail-to-rail*.

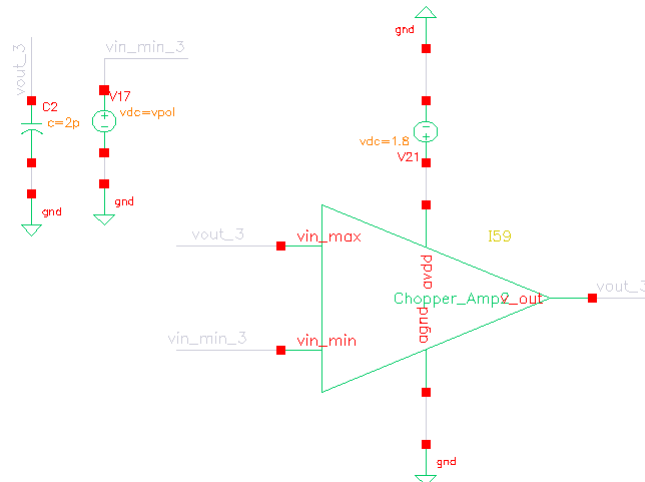


Figura 35 – Esquemático da simulação do ICMR



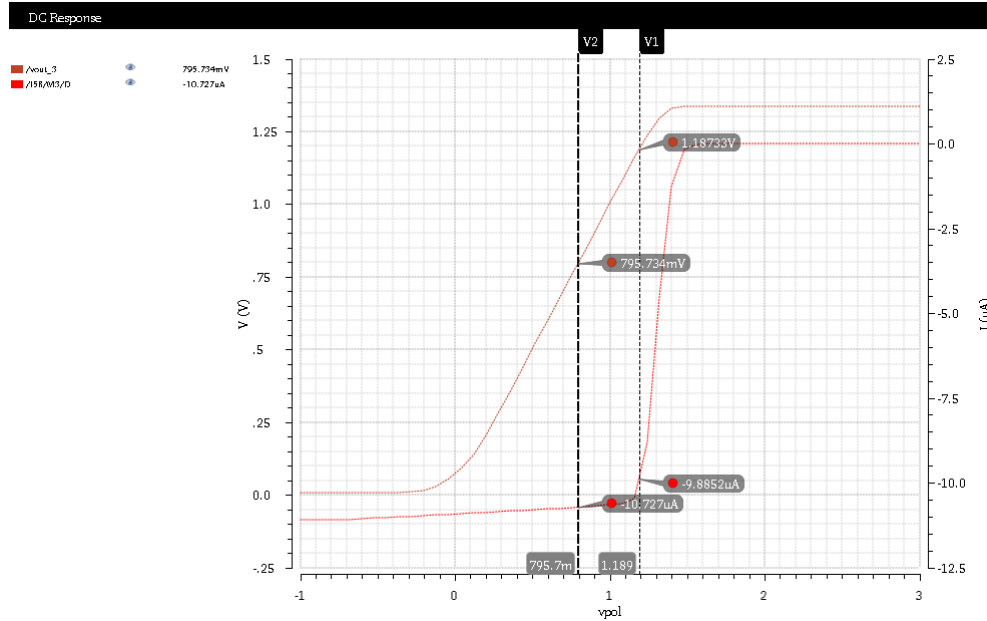


Figura 36 – Simulação do ICMR

- OVSR:

O OVSR foi simulado de acordo com Fig. 37, obtendo os resultados expressos nas Figuras 38 e 39. Onde  $v_x$  é a tensão de teste que varia de -100 mV até 100 mV. Para encontrar o OVSR precisa-se plotar a saída em relação a variação de  $v_x$  e plotar um segundo gráfico que é a derivada do primeiro gráfico encontrado. Após verificar o alcance onde a derivada se mantém aproximadamente constante, anota-se os valores de  $v_x$  encontrados e verifica onde estes valores se encontram no primeiro gráfico. O alcance encontrado representa o OVSR. O resultado encontrado está de acordo com as especificações do projeto.

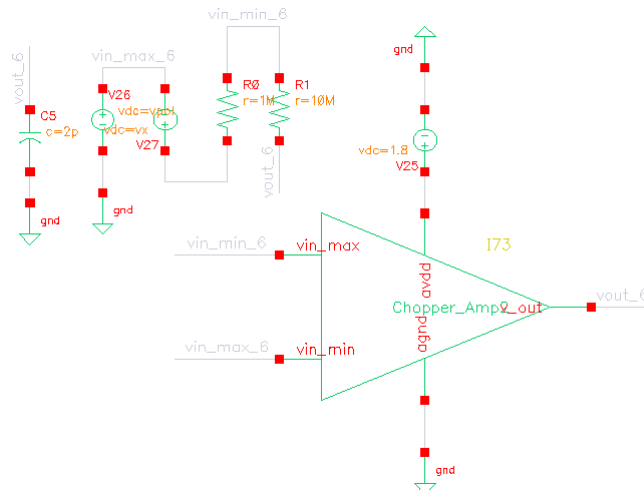


Figura 37 – Esquemático da simulação do OVSR

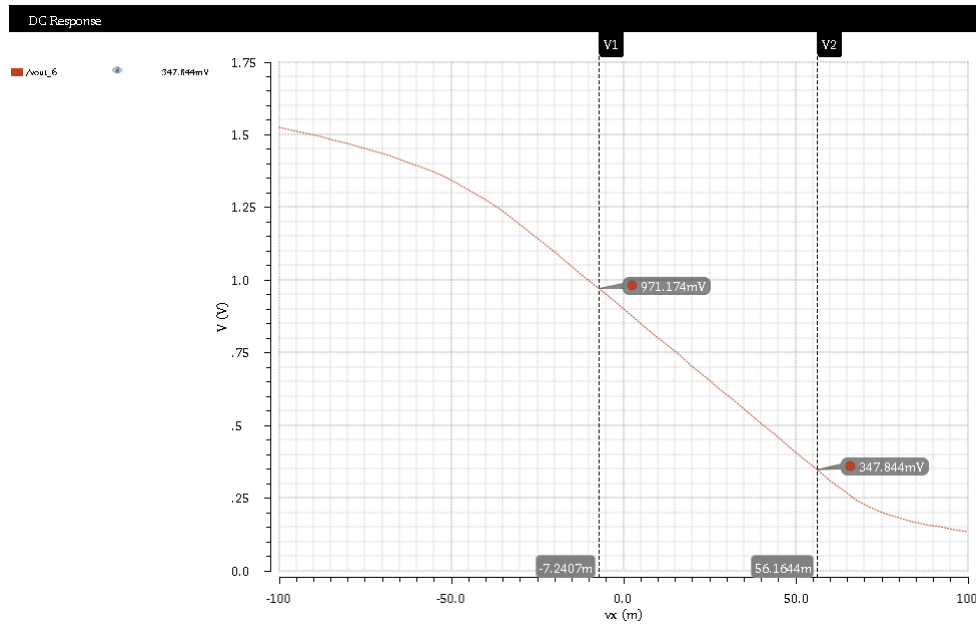


Figura 38 – Simulação do OVSR

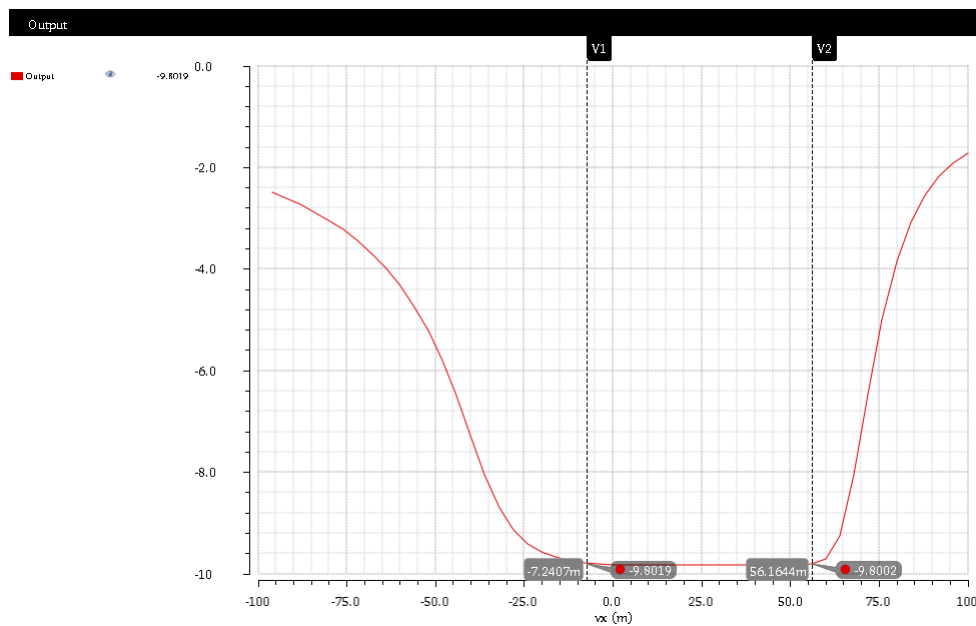


Figura 39 – Simulação do OVSR

- CMRR:

O CMRR foi simulado de acordo com Fig. 40, obtendo o resultado expresso na Fig. 41. Para encontrar o CMRR, coloca-se duas fontes AC na entrada do amplificador com a mesma frequência e amplitude. Em um amplificador ideal, a saída deveria aparecer zerada, porém em amplificadores reais isto não ocorre. O resultado mostra uma tensão de aproximadamente 60 dB na saída, o que é aceitável para o amplificador em questão.

O CMRR foi simulado dividindo o ganho diferencial de malha aberta ( $A_d$ ) pelo ganho de modo comum ( $A_{cm}$ ), assim como mostra a Equação ( $CMRR = A_d/A_{cm}$ ). Para obter  $A_{cm}$ , a simulação de acordo com a Fig (figura da simulação de offset) foi realizada. Ao utilizar esta metodologia, é necessário aplicar uma tensão AC igual a tensão DC de polarização.

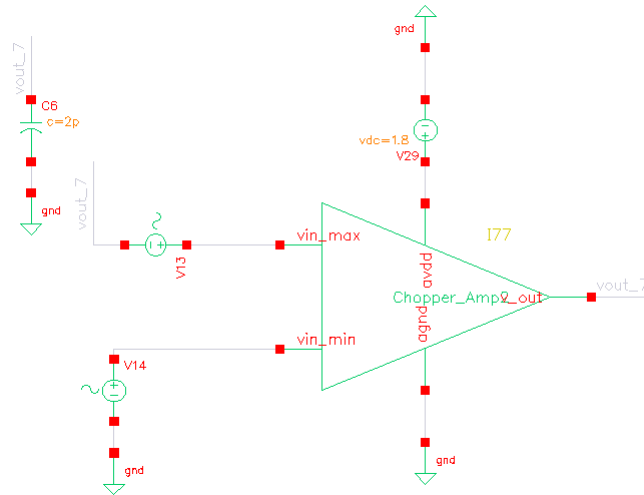


Figura 40 – Esquemático da simulação do CMRR

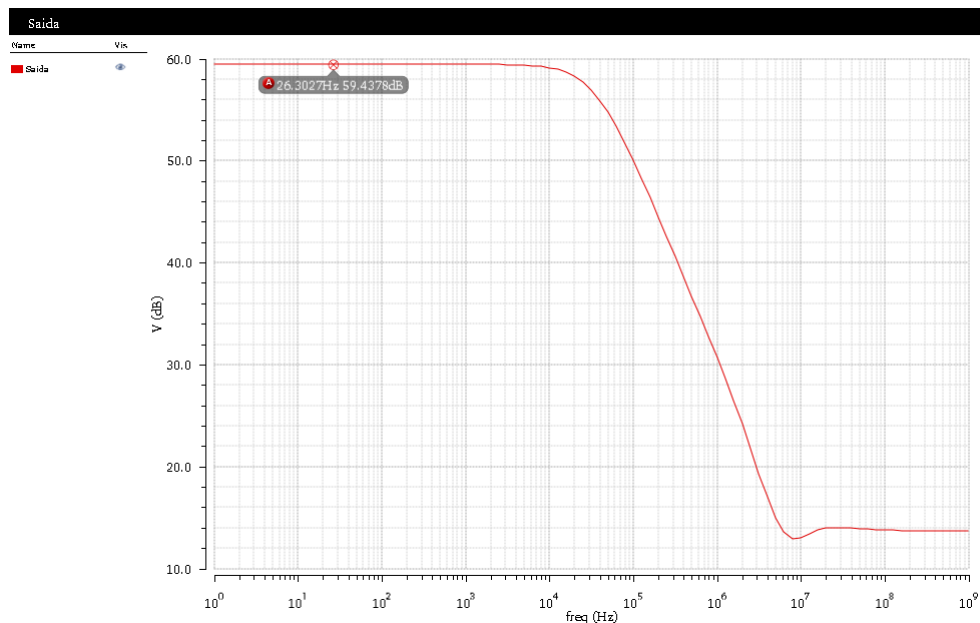


Figura 41 – Simulação do CMRR

- Ruído:

O ruído foi simulado de acordo com Fig. 42, obtendo o resultado expresso na Fig. 43. Para encontrar o ruído basta variar a frequência da fonte de teste (no caso variou-se de 1 Hz até 1 GHz) e analisar o ruído da entrada do circuito. Após simular o gráfico, encontrou-se um valor aproximado do ruído de  $1/f$ .

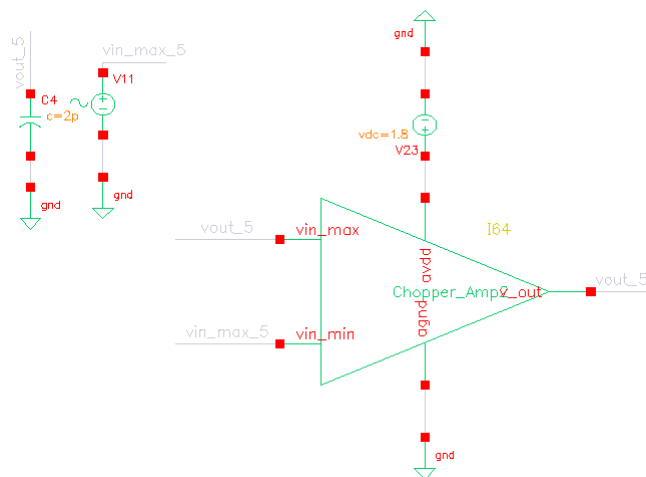


Figura 42 – Esquemático da simulação do ruído

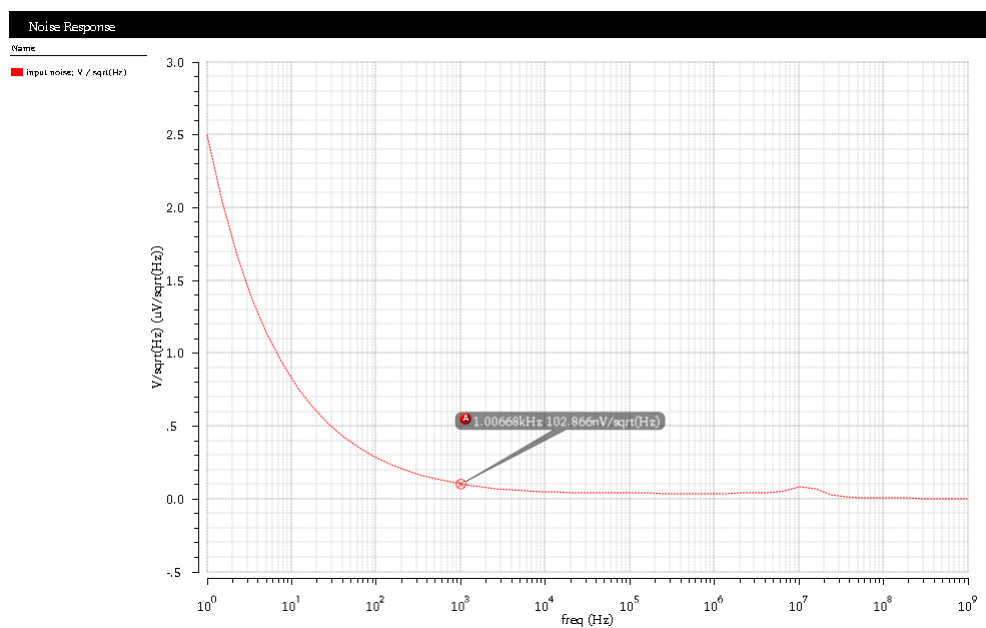


Figura 43 – Simulação do ruído

A Tabela 15 compara os valores encontrados nas simulações realizadas com as especificações da Tab. 1.

Tabela 15 – Comparação dos valores esperados com os valores simulados

Especificação	Valor esperado	Valor simulado	Unidade
$A_v$	$\geq 5000,00$	9200	V/V
GB	5,00	5,23	MHz
SR	2,00	2,25 positivo e 2,39 negativo	V/ $\mu$ s
OVSF	0,30 até 0,80	0,35 até 0,97	V
ICMR	0,80 até 1,30	0,79 até 1,19	V
$P_{diss}$	$\leq 5$	0,16	mW
Offset	-	-16,88	$\mu$ V
CMRR	-	59,44	dB
Ruído	-	102,87 em 1 kHz	nV/ $\sqrt{Hz}$

#### 4.1.1 Simulações no ADS

O amplificador foi simulado, também, no *software* ADS, para fim de comparação e continuidade do trabalho, devido a indisponibilidade do *Cadence*. Após pequenos ajustes, os resultados foram parecidos com os encontrados pelo *Cadence*. As rotinas de simulação, assim como os resultados se encontram a seguir.

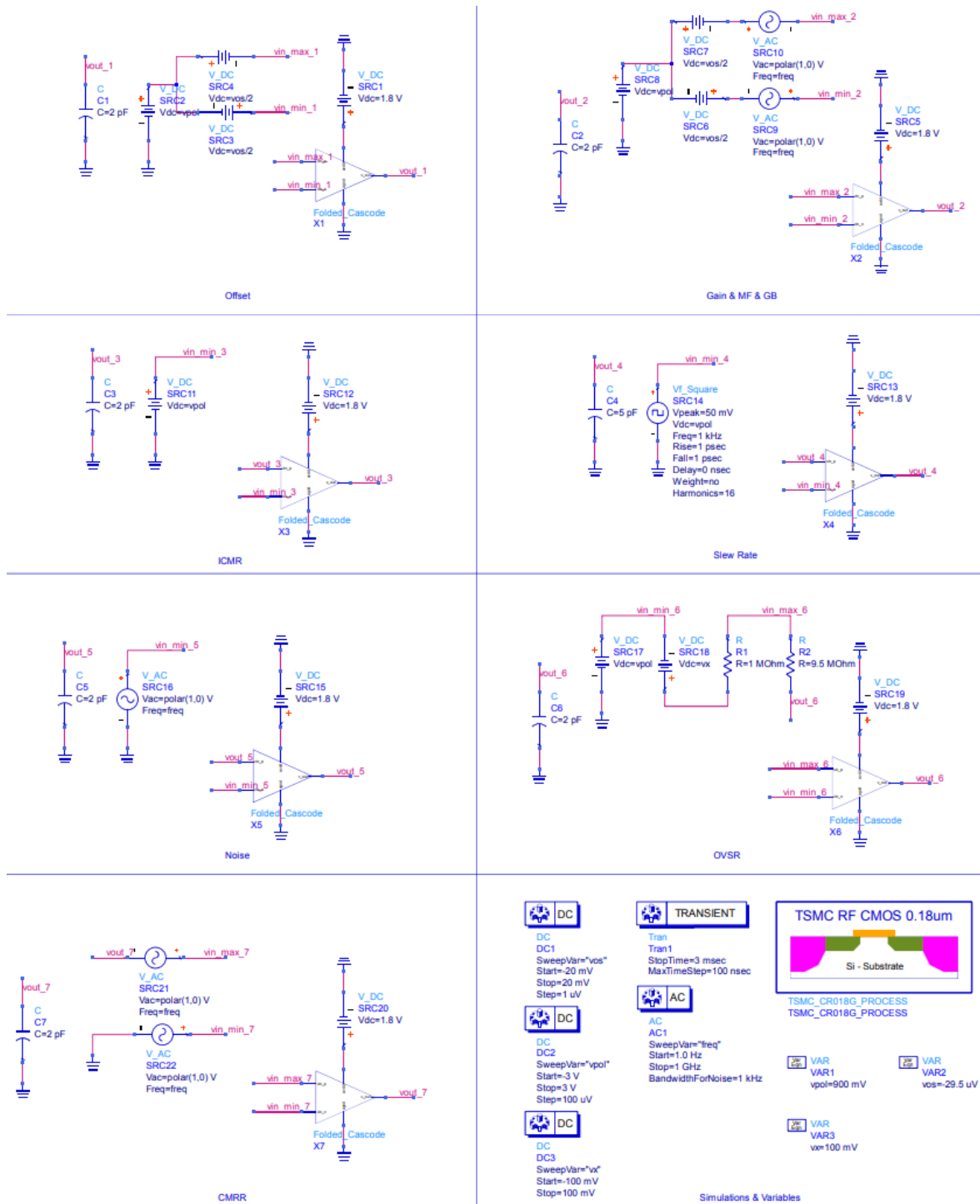


Figura 44 – Rotinas de simulação no ADS

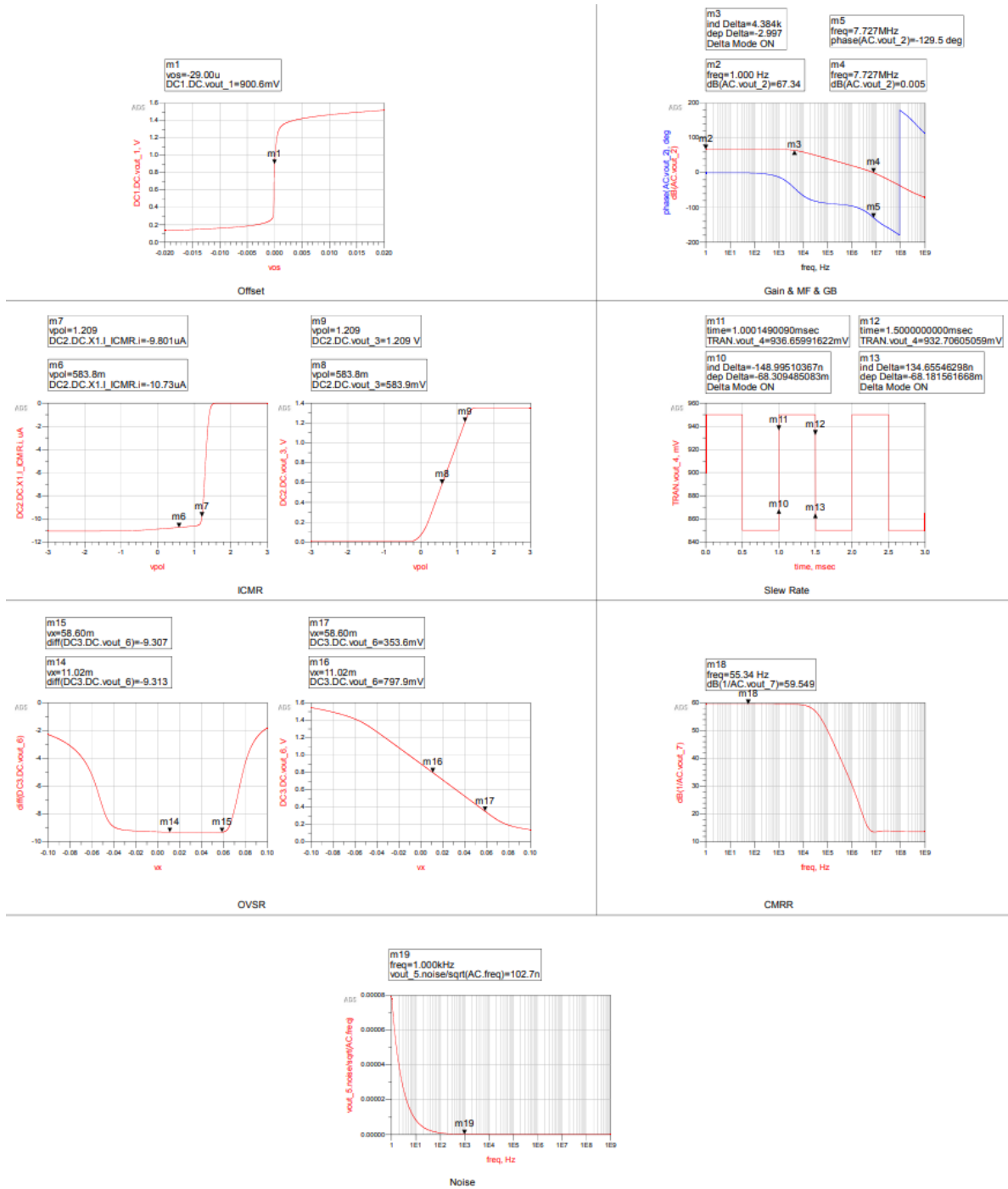


Figura 45 – Resultados das simulações

#### 4.1.2 Referencial de corrente

O referencial de corrente foi simulado com as dimensões descritas na Tab. 16, sendo que  $R_1 = 37.5 \text{ k}\Omega$ . O circuito atendeu corretamente a necessidade do projeto, já que todas as saídas de corrente ficaram estáveis em temperatura (variando de  $-25^\circ \text{ C}$  até  $125^\circ \text{ C}$ ), como ilustra as Figuras 46 e 47.

Tabela 16 – Dimensões dos transistores do referencial de corrente

Transistor	Largura $W$ ( $\mu\text{m}$ )	Comprimento $L$ ( $\mu\text{m}$ )
M12	10,00	5,00
M13	10,00	9,00
M14	100,00	5,00
M15	10,00	5,00
M16	10,00	5,00
M17	9,00	10,00
M18	0,50	8,00
M19	0,50	15,00
M20	0,30	19,00
$R_1$	2,00	230,00

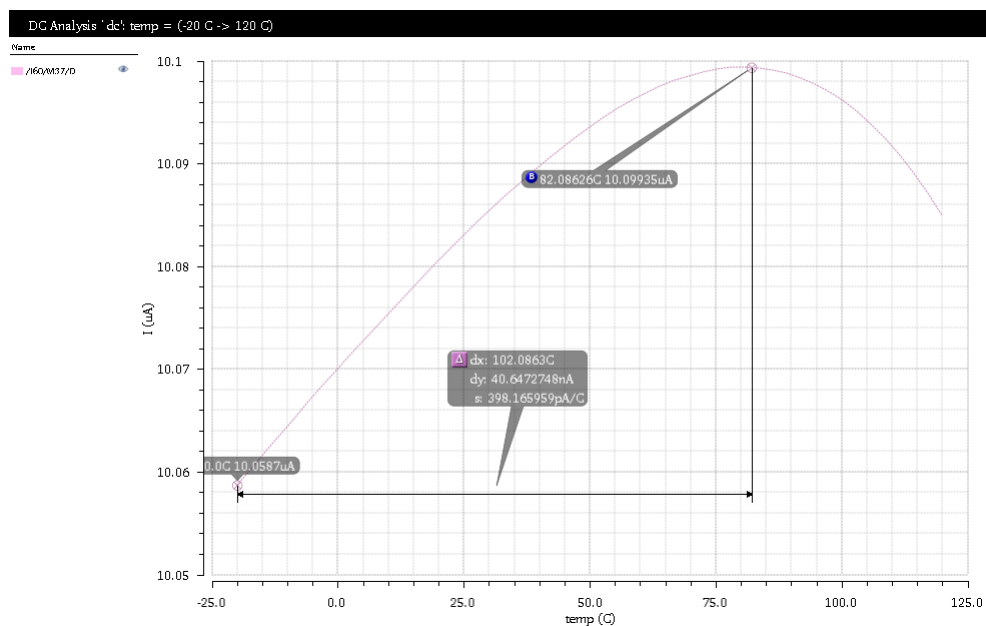


Figura 46 – Simulação da corrente positiva



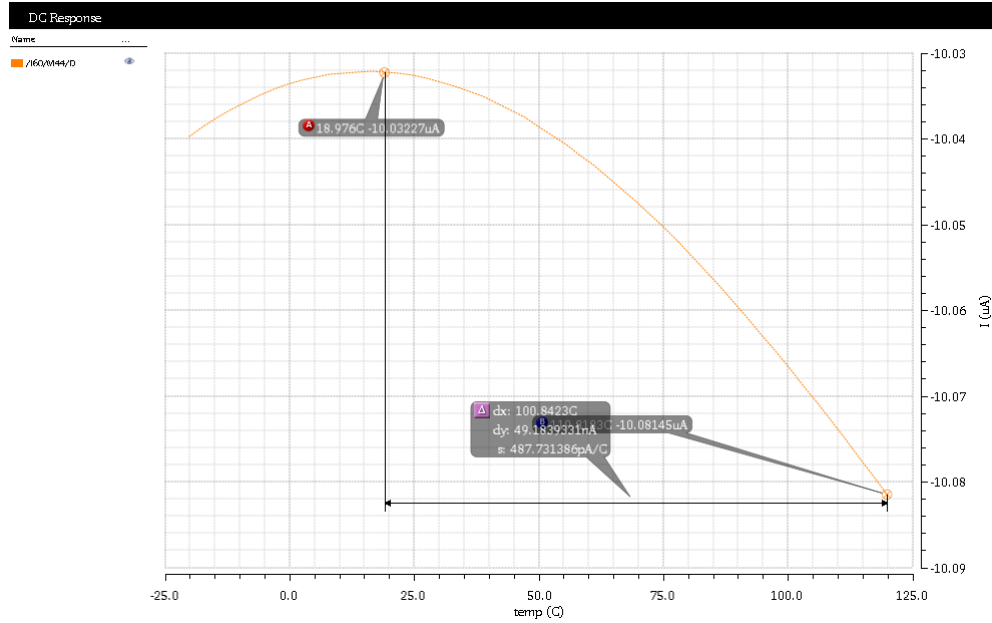


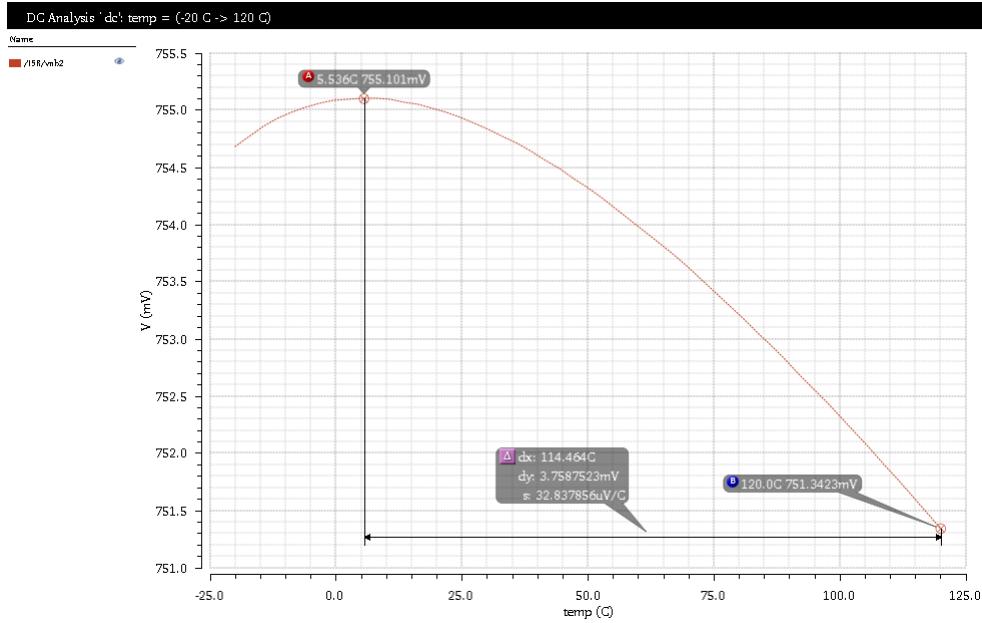
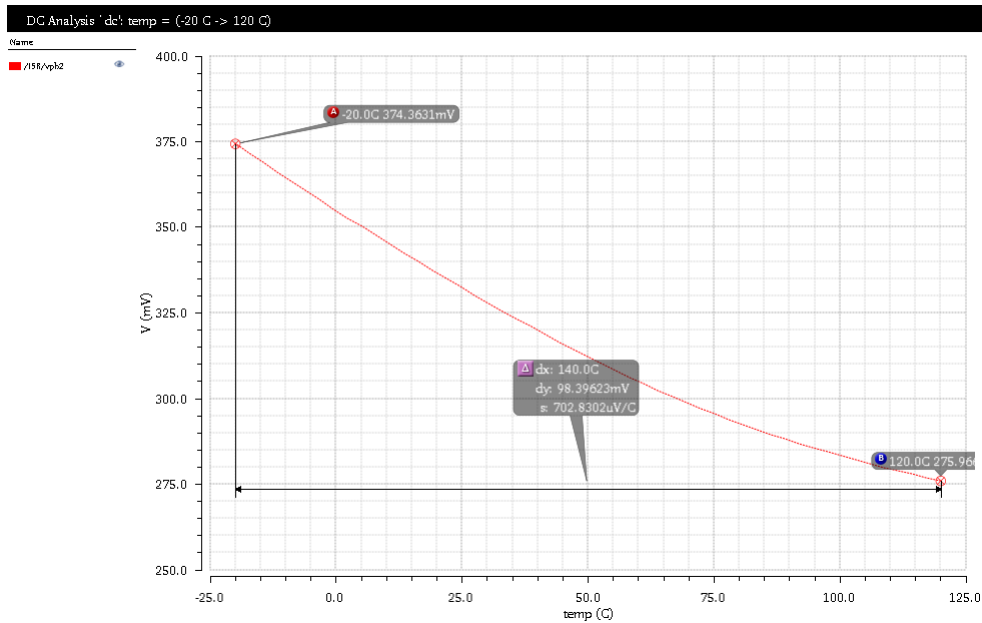
Figura 47 – Simulação da corrente negativa

### 4.1.3 Referencial de tensão

O referencial de tensão foi simulado com as dimensões descritas na Tab. 17. O circuito atendeu corretamente a uma tensão de viés do *folded cascode* ( $V_{nb2}$ ), ficando estável em temperatura, porém a outra tensão ( $V_{pb2}$ ), não foi possível estabilizá-la em temperatura, como mostram as Figuras 48 e 49.

Tabela 17 – Dimensões dos transistores do referencial de tensão

Transistor	Largura $W$ ( $\mu\text{m}$ )	Comprimento $L$ ( $\mu\text{m}$ )
M21	9,00	5,00
M22	2,00	6,00
M23	10,00	5,00
M24	5,00	5,00
M25	10,00	5,00
M26	5,00	7,00
M27	0,80	17,00
M28	5,00	5,00
M29	0,50	10,00
M30	5,00	5,00

Figura 48 – Simulação da tensão  $V_{nb2}$ Figura 49 – Simulação da tensão  $V_{pb2}$ 

## 4.2 Filtro passa-baixas

Para o filtro passa-baixas, foram utilizadas três abordagens diferentes de simulação; simulação a nível de transistor, simulação com o amplificador modelado em Verilog-A (Anexo E) e simulação com o filtro modelado em Verilog-AMS (Anexo F) utilizando a função de transferência encontrada na Eq. 3.102. Os resultados mostrados nas Figuras 50

a 53 validam a função de transferência calculada anteriormente e são condizentes com as especificações do filtro.

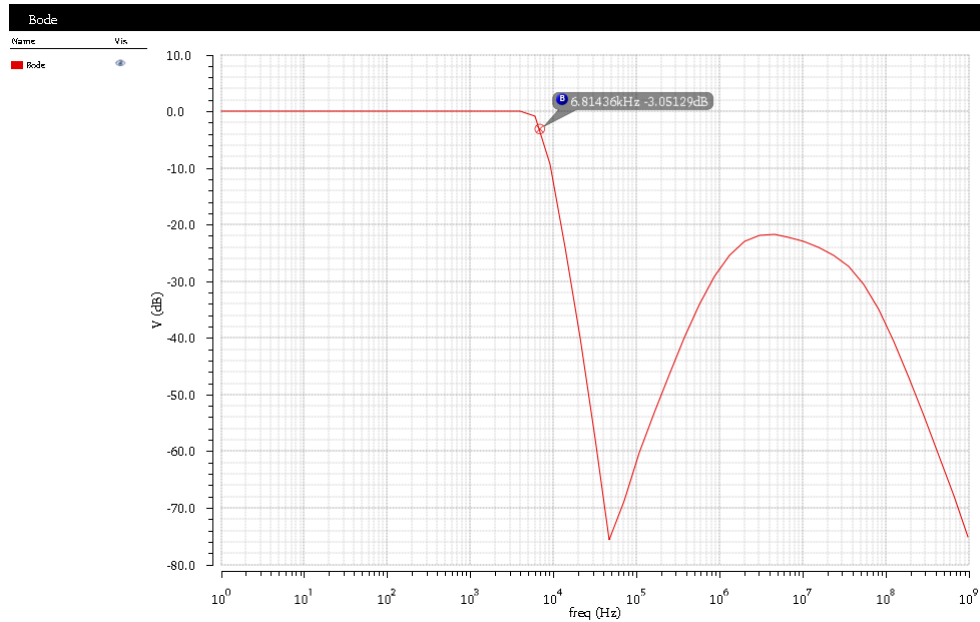


Figura 50 – Simulação do filtro a nível de transistor

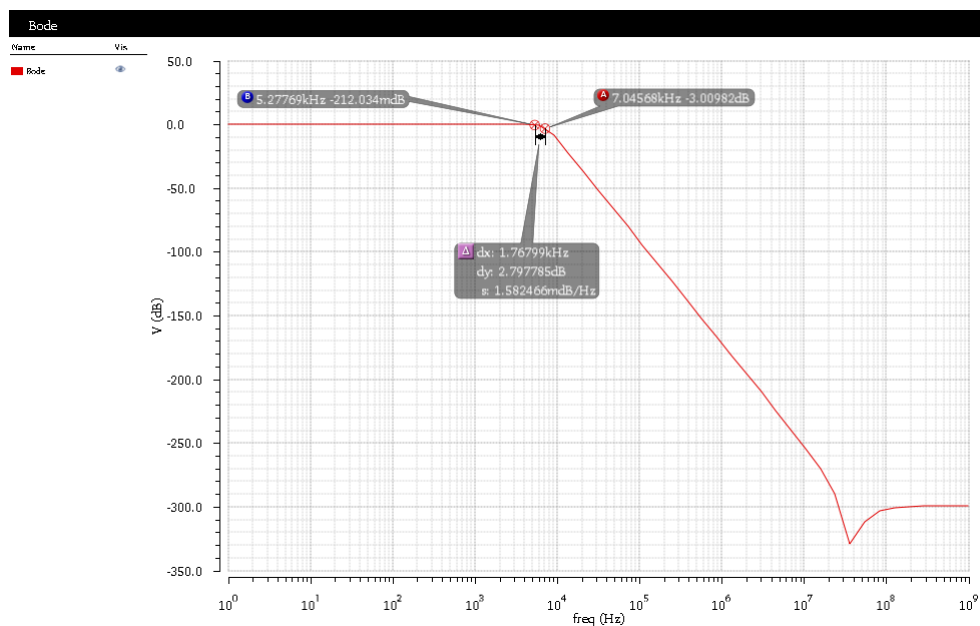


Figura 51 – Simulação do filtro com o amplificador modelado em Verilog-A

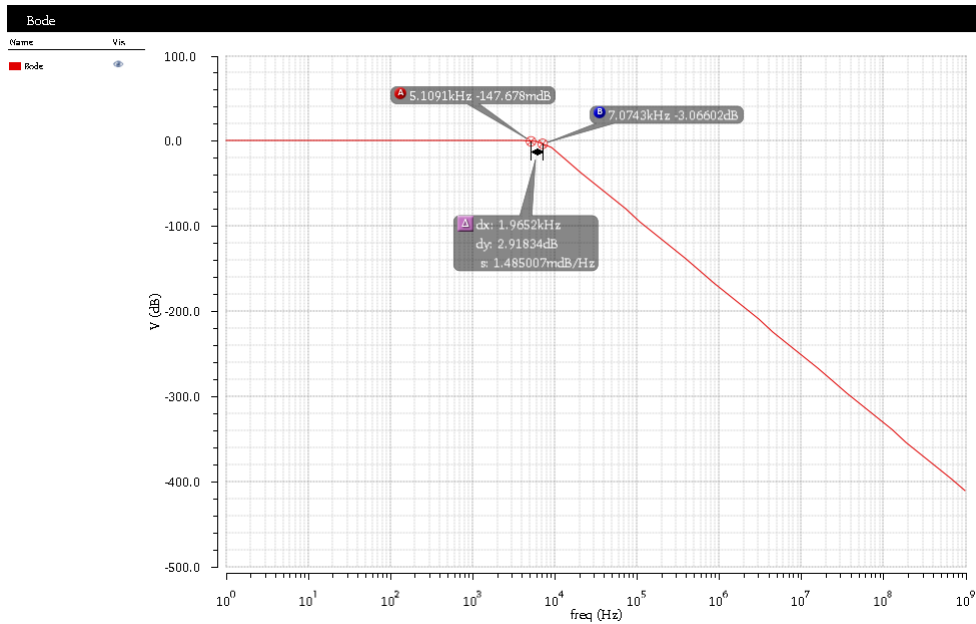


Figura 52 – Simulação do filtro utilizando Verilog-AMS

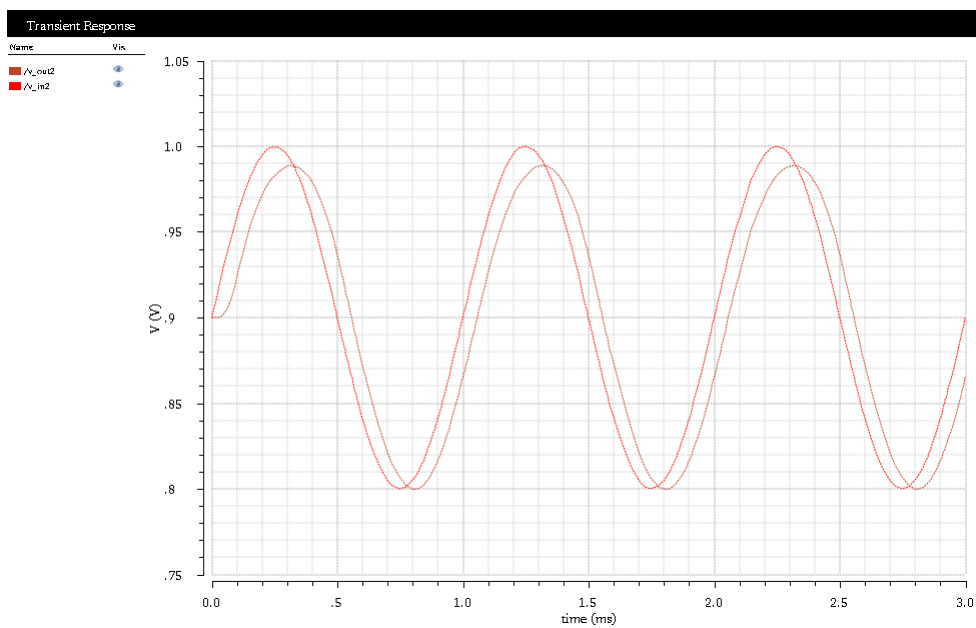


Figura 53 – Saída do filtro comparada com a entrada do mesmo

Nota-se uma pequena deformação na onda de saída, onde a região do ciclo positivo ficou levemente alargada.

#### 4.2.1 Amplificador

O amplificador de dois estágios foi simulado com as dimensões mostradas na Tab. 18, sendo que  $C_C = 3,5 \text{ pF}$ . As simulações realizadas seguem o mesmo padrão da Seção 4.1 (incluindo os mesmos *test benches*), porém só contendo as simulações de *offset*, ganho,

margem de fase, GB, *slew rate*, ICMR e OVSR. O resultado das simulações encontram-se a seguir.

Tabela 18 – Dimensões dos transistores do amplificador de dois estágios

Transistor	Largura $W$ ( $\mu\text{m}$ )	Comprimento $L$ ( $\mu\text{m}$ )
M1	25,00	5,00
M2	25,00	5,00
M3	0,70	5,00
M4	0,70	5,00
M5	2,00	4,00
M6	25,00	5,00
M7	40,00	5,00
Mbias	4,00	5,00

- *Offset*:

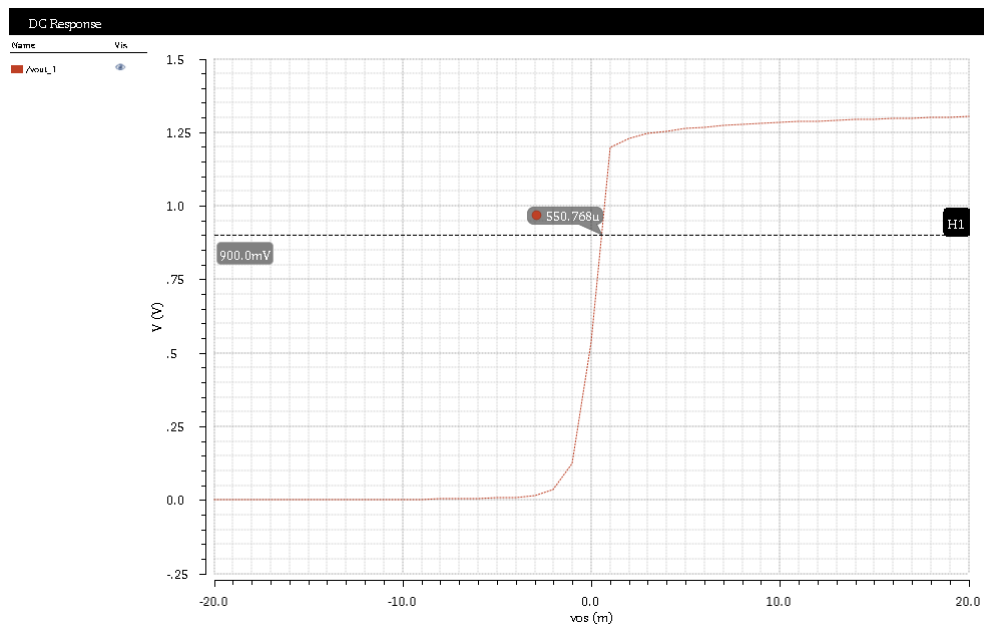


Figura 54 – Simulação do *offset*

- Ganho diferencial de malha aberta e margem de fase:

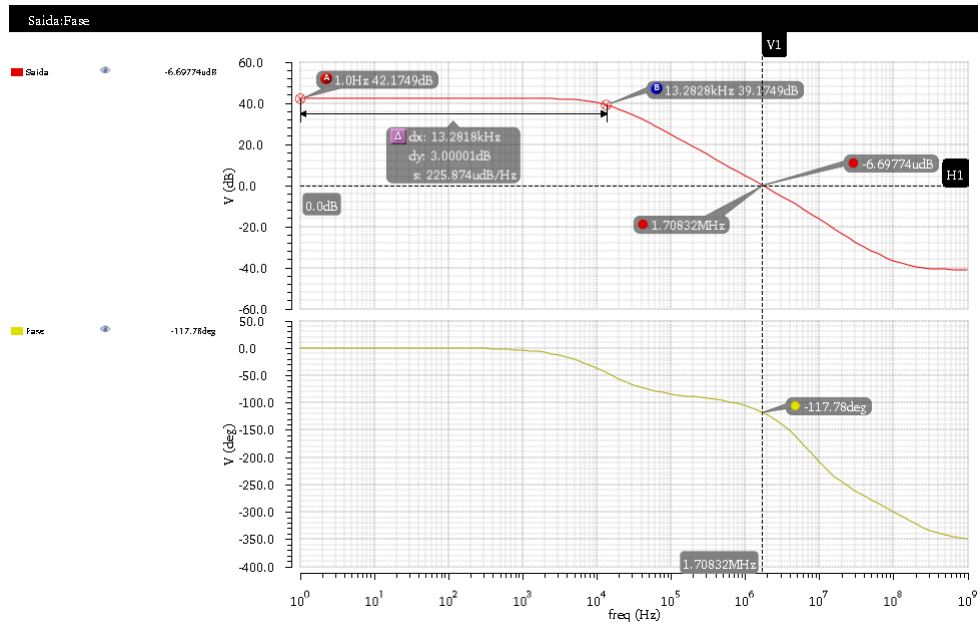


Figura 55 – Simulação do ganho diferencial e margem de fase

Com o objetivo de fazer a comparação entre o ganho encontrado e ganho pedido, converteu-se o ganho de  $dB$  para  $V/V$  e calculou-se a margem de fase logo em seguida:

$$42,175 = 20 \cdot \log(A_v) \quad (4.10)$$

$$A_v = 128 \frac{V}{V} \quad (4.11)$$

$$MF = -117,78 + 180 = 62,22^\circ \quad (4.12)$$

- *Slew rate:*

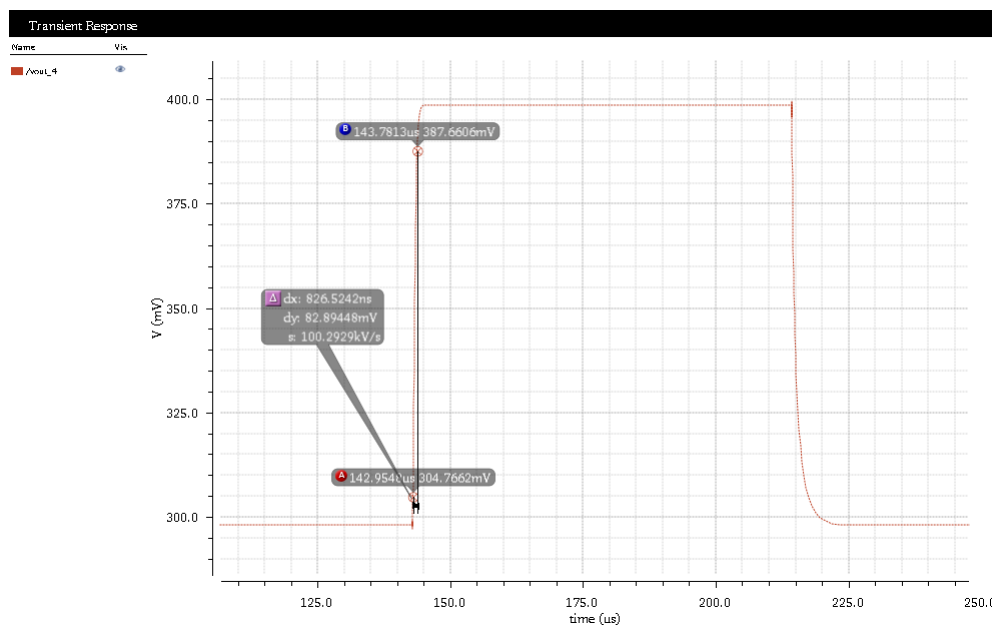
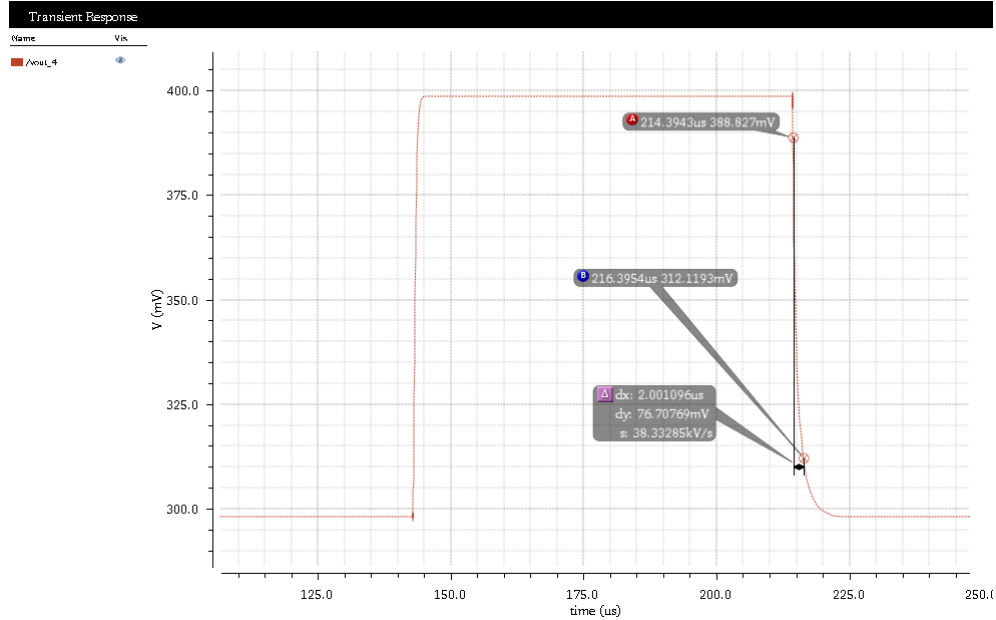


Figura 56 – Simulação do *slew rate* positivo

$$SR = \frac{826,52 \cdot 10^{-9}}{82,89 \cdot 10^{-3}} \cong 9,97 \frac{V}{\mu s} \quad (4.13)$$

Figura 57 – Simulação do *slew rate* negativo

$$SR = \frac{2 \cdot 10^{-6}}{76,71 \cdot 10^{-3}} \cong 26,07 \frac{V}{\mu s} \quad (4.14)$$

- ICMR:

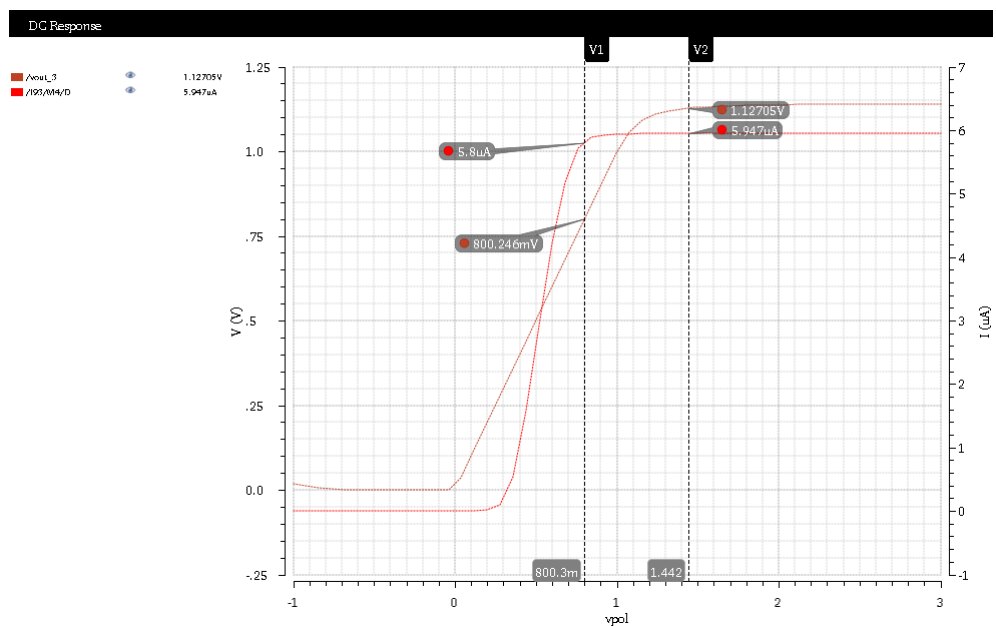


Figura 58 – Simulação do ICMR

- OVSF:

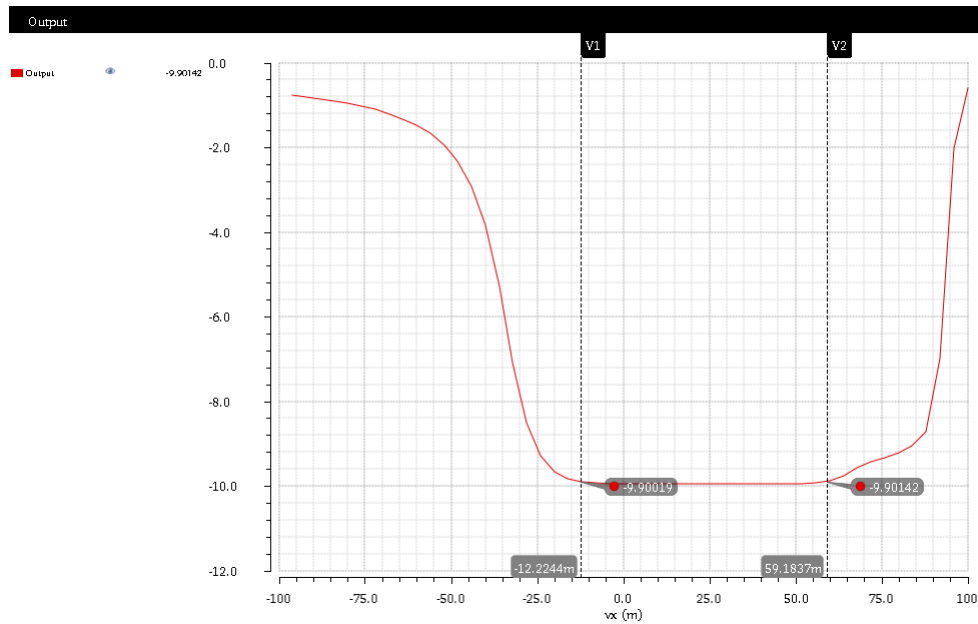


Figura 59 – Simulação do OVSF

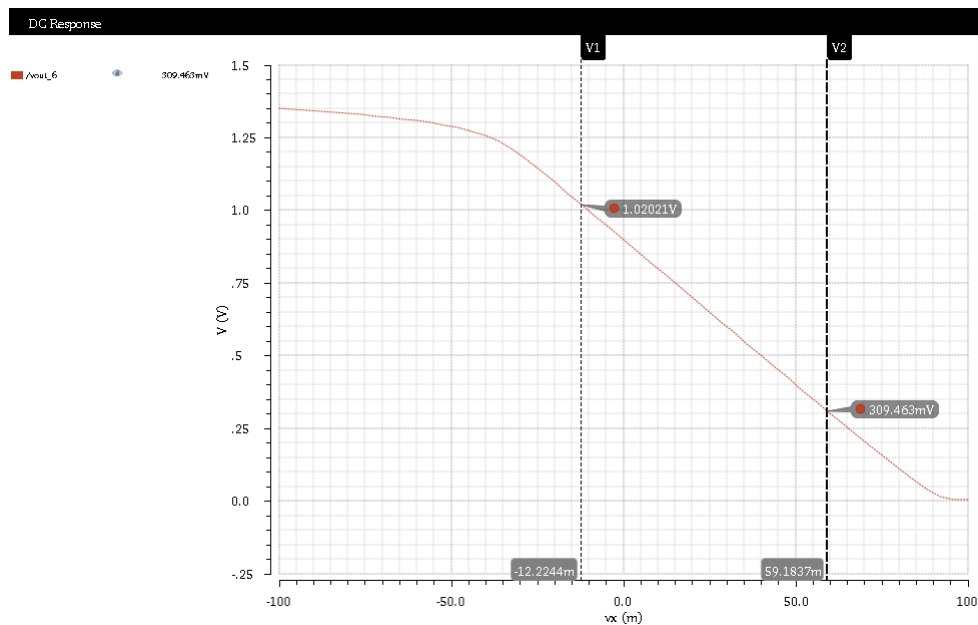


Figura 60 – Simulação do OVSF

O amplificador projetado não conseguiu atender a maioria das especificações (mostrado na Tab. 19), pois ele foi utilizado só para testar o funcionamento do sistema. Apesar do seu desempenho individual ficar abaixo do esperado, o seu desempenho no filtro foi satisfatório, chegando a uma frequência de corte bem próxima da exigida.



Tabela 19 – Comparação dos valores esperados com os valores simulados.

Especificação	Valor esperado	Valor simulado	Unidade
Av	$\geq 3000,00$	128,45	V/V
GB	5,00	1,71	MHz
SR	2,00	9,97 positivo e 26,07 negativo	V/ $\mu$ s
OVSF	0,30 até 0,80	0,3 até 1,02	V
ICMR	0,80 até 1,30	0,80 até 1,12	V
MF	60°	62,22°	graus

### 4.3 Misturadores de Frequência

Ambos os *mixers* foram simulados aplicando uma senoide com frequência de 5 kHz e amplitude de 200 mV (100 mV para o *mixer* diferencial) na entrada, e um *clock* de 10 kHz com 1,6 V de amplitude como portadora. Analisou-se o espectro da saída com uma Transformada Discreta de Fourier (DFT), a fim de verificar se as frequências da entrada e da portadora foram somadas, assim validando o projeto dos misturadores.

#### 4.3.1 Diferencial

Tabela 20 – Dimensões dos transistores do *mixer* diferencial

Transistor	Largura $W$ ( $\mu$ m)	Comprimento $L$ ( $\mu$ m)
M1	1,00	1,00
M2	5,00	1,00
M3	5,00	1,00
M4	1,00	1,00
M5	0,50	10,00
M6	0,50	10,00

- Sáida  $vn$ :

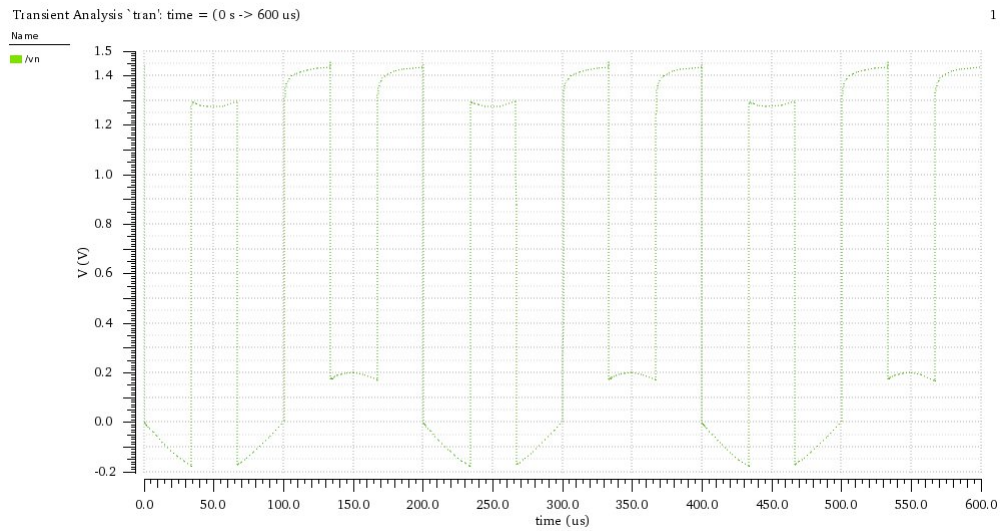


Figura 61 – Simulação da saída

- DFT de  $v_n$ :

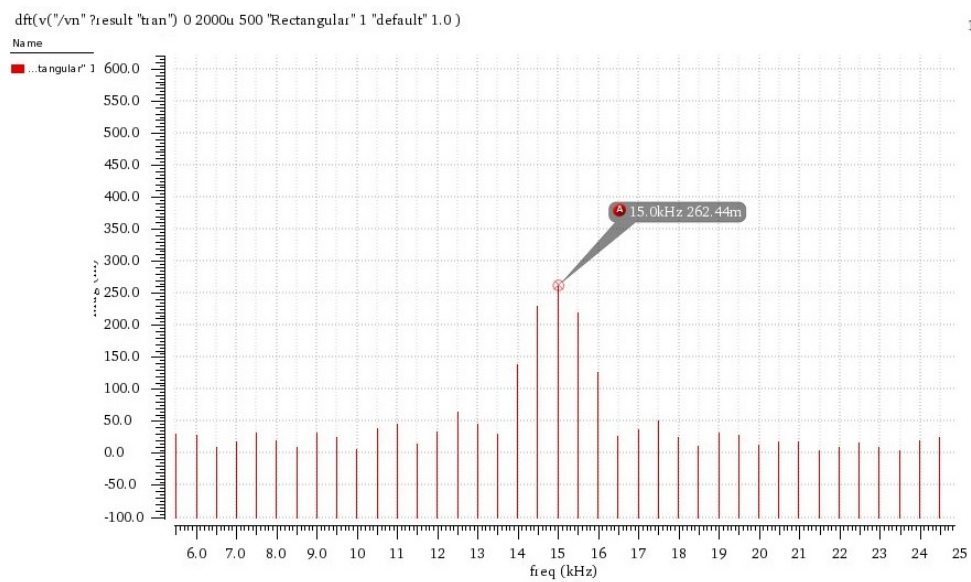


Figura 62 – DFT da saída encontrada

- Saída  $v_p$ :

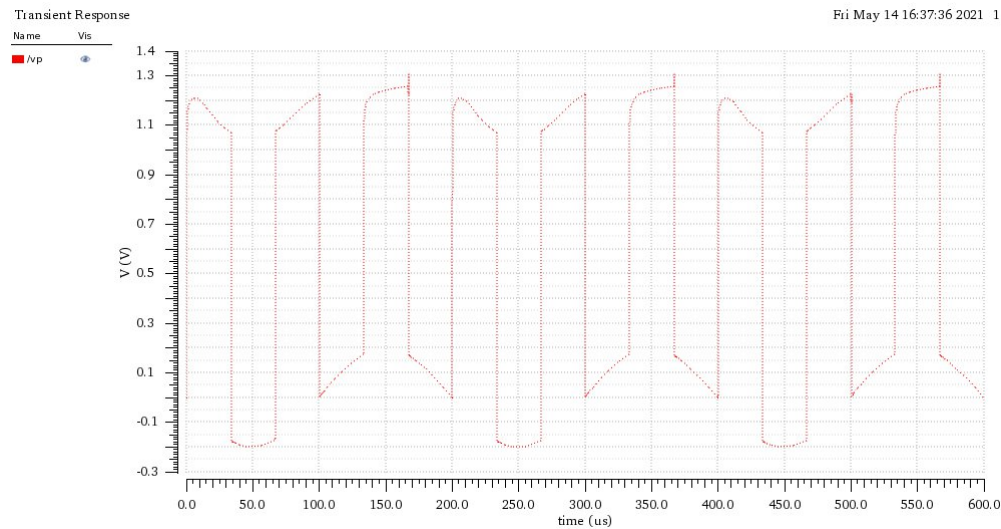


Figura 63 – Simulação da saída

- DFT de  $vp$ :

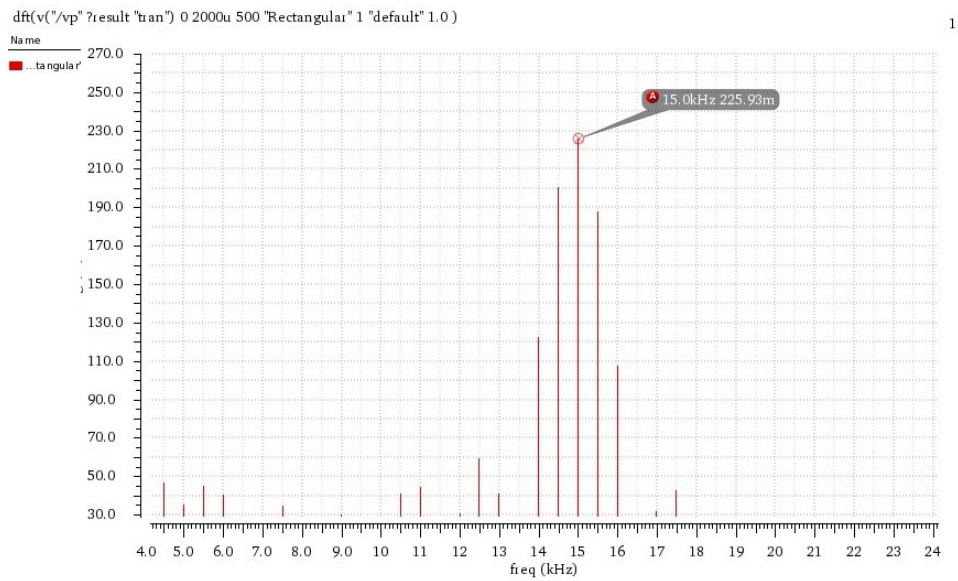


Figura 64 – DFT da saída encontrada

### 4.3.2 Single-ended

Tabela 21 – Dimensão do transistor do *mixer single-ended*.

Transistor	Largura $W$ ( $\mu\text{m}$ )	Comprimento $L$ ( $\mu\text{m}$ )
M1	100,00	1,00

- Sáida:

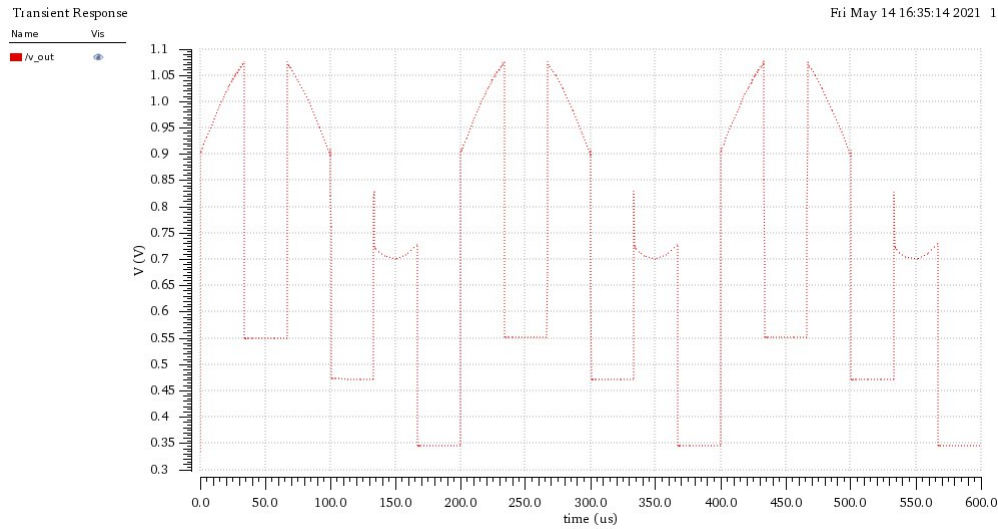


Figura 65 – Simulação da saída

- DFT:

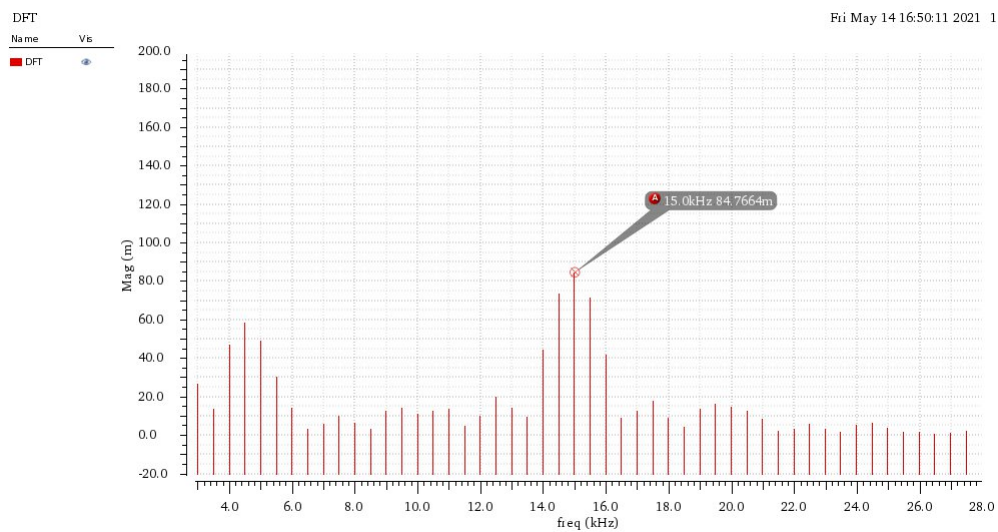


Figura 66 – DFT da saída encontrada

Como pode-se observar na simulações, ambos os *mixers* apresentaram um pico de amplitude em 15 *kHz* na DFT.

## 4.4 Amplificador *Chopper*

A simulação do *Chopper* foi realizada de forma semelhante ao dos *mixers*, onde a entrada é uma senoide de 100 *mV* de amplitude com frequência de 5 *kHz* e a portadora é um *clock* de 10 *kHz* com 1,6 *V* de amplitude. A saída do sistema foi estudada com o objetivo de identificar possíveis distorções.

- Saída:

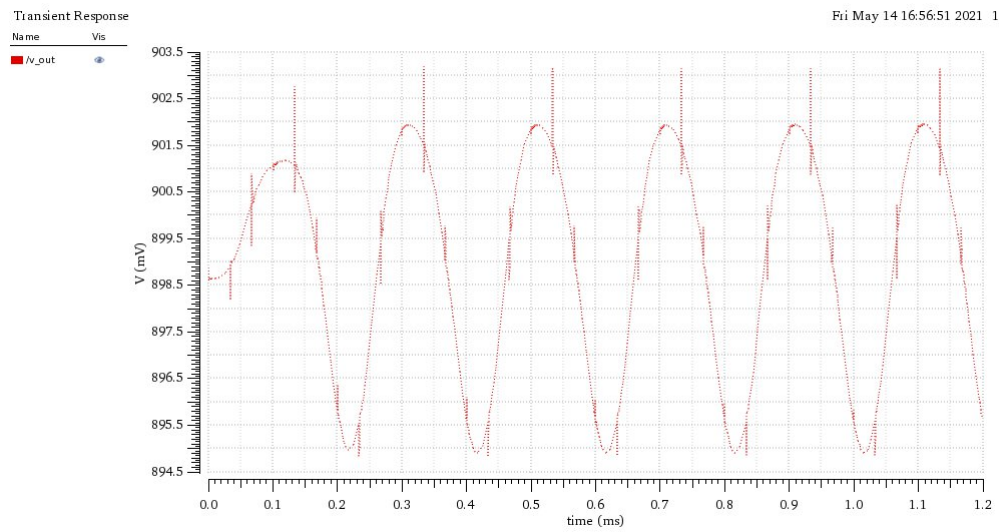


Figura 67 – Simulação da saída

- DFT:

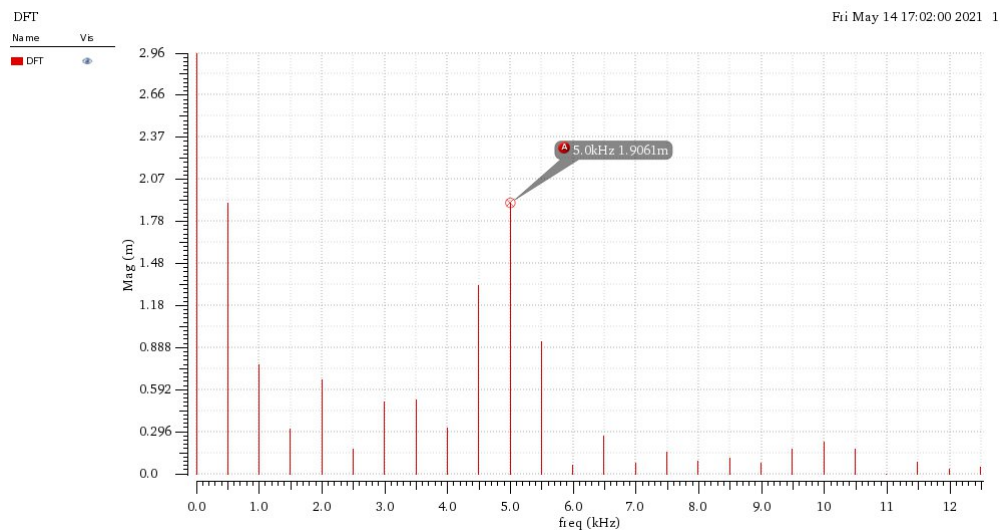


Figura 68 – DFT da saída encontrada

Segundo as simulações, ocorreu o mesmo tipo de distorção notada na saída do filtro (Fig. 53), com o adicional de frequências não desejadas (como pode ser visto na Fig. 68), devido a falta de simetria e baixa complexidade dos *mixers* (um mixer diferencial e outro *single-ended*).



## Parte III

### Layout e Conclusão





## 5 *Layout* do Amplificador *Chopper*

A próxima e última etapa do projeto consiste na realização do *layout* do bloco completo do sistema, o amplificador *Chopper*. Originalmente, foi projetado um *layout* contemplando todos os blocos do sistema, porém, por ser grande, o filtro teve que ser retirado do *chip* final. Todas as imagens estão no Anexo G para melhor visualização.

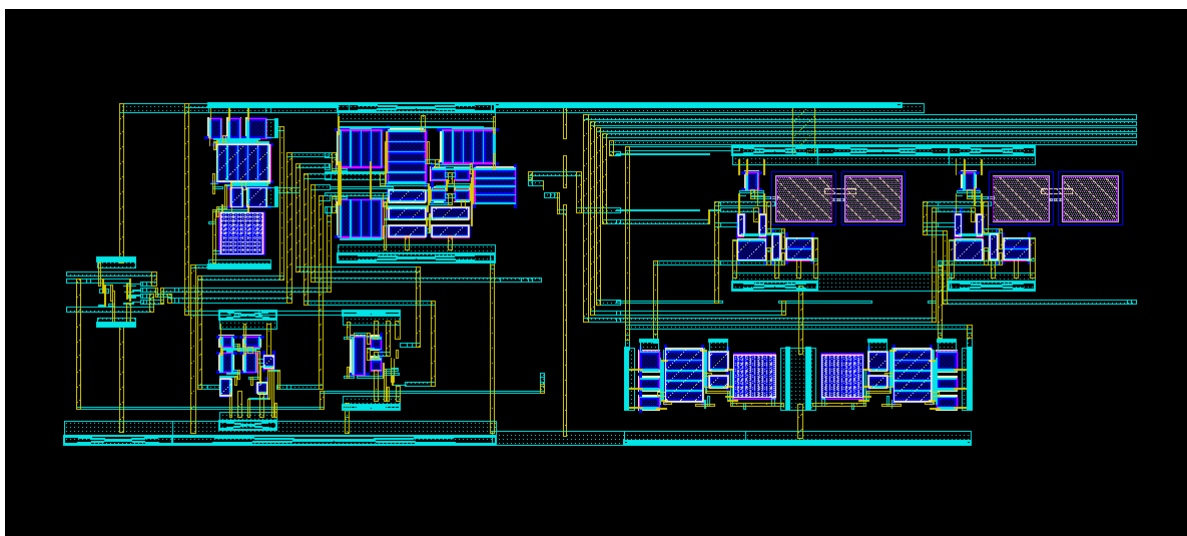


Figura 69 – *Layout* do *Chopper* completo

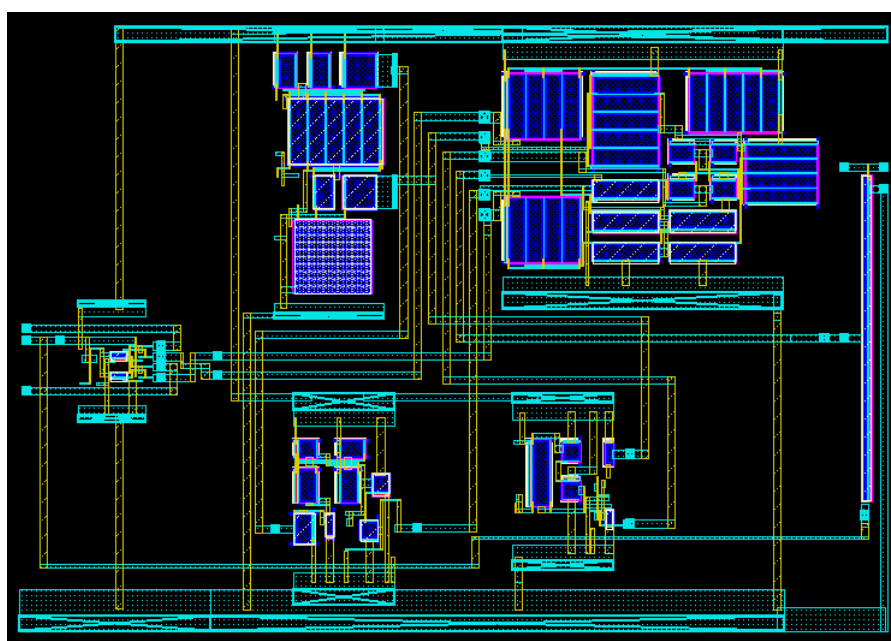


Figura 70 – *Layout* sem o filtro

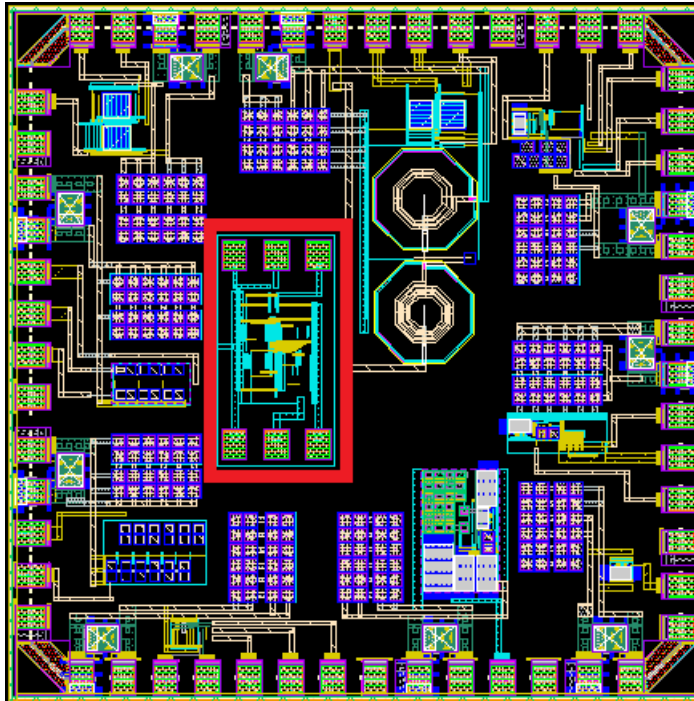


Figura 71 – Layout do chip final (*Chopper* sem o filtro destacado em vermelho)

Para validação do *layout* projetado na Fig. 69, fez-se a verificação de regras do projeto (DRC) e a comparação entre o *layout* e o esquemático (LVS). Os resultados estão apresentados a seguir.

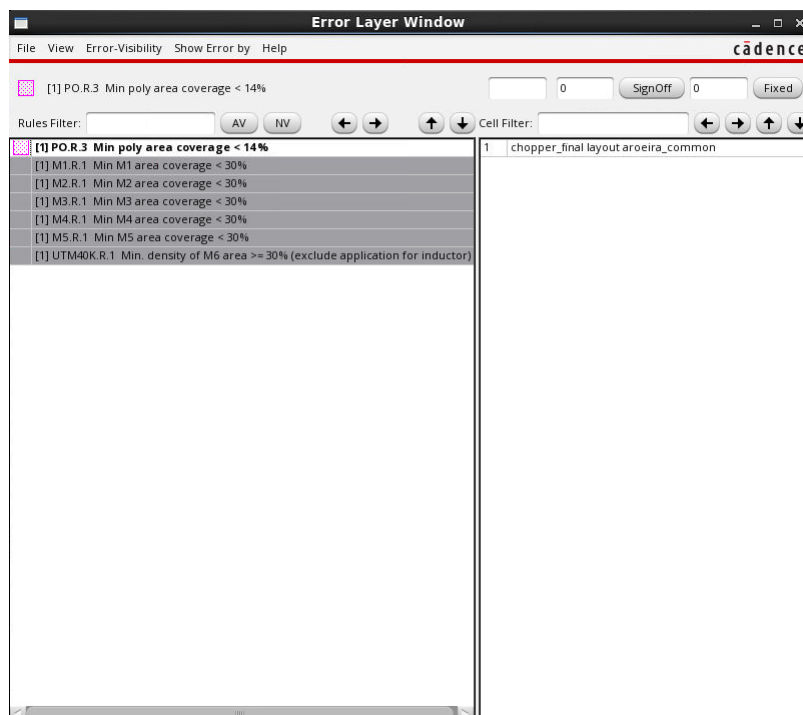


Figura 72 – Resultado do DRC

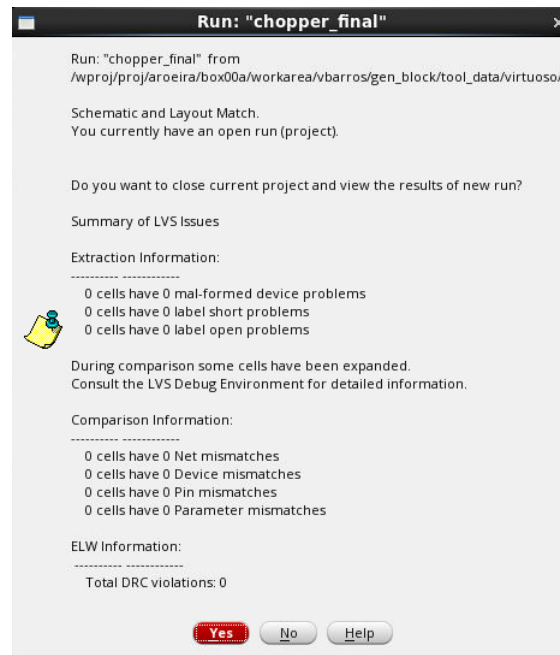


Figura 73 – Resultado do LVS

Observa-se que o circuito não pôde ficar na fronteira do *chip*, por consequência dos *pads* da fronteira estarem todos ocupados.



## 6 Conclusão

Neste trabalho foi apresentado o projeto para um amplificador de baixo ruído para implementar em um receptor para comunicação TTE. Foram apresentados todas informações e cálculos necessários para o pleno entendimento e possíveis replicações deste trabalho.

A partir a contextualização e fundamentação teórica, fez-se a proposta para o LNA do receptor TTE. Assim, formou-se uma metodologia do projeto e levantou-se alguns parâmetros preliminares do sistema.

Em um segundo momento realizou-se o planejamento da implementação, definindo os aspectos detalhados de cada bloco, como as dimensões dos transistores. Posteriormente realizou-se simulações dos mesmos de maneira a validá-los no âmbito da aplicação.

Na sequência implementou-se fisicamente os blocos: *mixer* diferencial, amplificador *folded cascode*, *mixer single-ended* e filtro passa-baixas, para formar, assim, o amplificador *Chopper*. Tal amplificador foi simulado para verificar seu funcionamento. Por fim foi realizado o *layout* do sistema completo com a finalidade de fabricar o *chip*.

Porém, alguns problemas foram identificados, como a falta de simetria dos misturadores, o alto valor dos capacitores do filtro, impossibilitando sua implementação no *chip*, assim como uma leve distorção na saída.

Apesar dos problemas, o resultado foi bastante satisfatório, com o *folded cascode* que apresentou um ganho de 79 dB, ruído referido de entrada de  $102,87 \text{ nV}/\sqrt{\text{Hz}}$  a 1 kHz e um consumo estimado de 0,22 mW. Os misturadores somaram as frequências, onde mostrou a frequência de 15 kHz na DFT (soma de 5 kHz da entrada com a portadora de 10 kHz), e o filtro teve sua frequência de corte conforme esperado, próxima de 7 kHz, em 6,8 kHz.

Portanto, pode-se dizer que o objetivo deste trabalho foi alcançado com sucesso, visto que, o projeto dos misturadores, do *folded cascode* e do filtro passa-baixas *Sallen-Key* de quarta ordem, geraram resultados razoáveis e sendo possível avaliá-los através de simulações e implementá-los em um *layout* para futura fabricação do *chip*.

### 6.1 Proposta de melhoria

Como proposta de melhoria, recomenda-se a substituição do filtro passa-baixa projetado por um  $G_m$ -C passa-faixa, assim todos os blocos podem ser integrados em um *chip* e, dependendo do grau do filtro, pode eliminar grande parte das frequências indesejadas.

Já para o amplificador *folded cascode*, recomenda-se mudar para um amplificador diferencial, com o objetivo de deixar os *mixers* simétricos produzindo assim, um sinal limpo na saída. Por tanto, a substituição destes circuitos seria muito vantajoso para o sistema.

## Referências

- ALLEN, P. Cmos operational amplifiers. In: *CMOS Analog Circuit Design*. [S.l.: s.n.], 2002. v. 2. Citado 4 vezes nas páginas 43, 51, 67 e 68.
- AMARAL, W. A. do. Receptor e transmissor para comunicação através da terra. PDF, 2019. Citado 3 vezes nas páginas 13, 36 e 37.
- BARKAND, T. D.; DAMIANO, N. W.; SHUMAKER, W. A. Through-the-earth, two-way, mine emergency, voice communication systems. U.S. Department of Labor Mine Safety and Health Administration, 2006. Citado 2 vezes nas páginas 13 e 31.
- CALDAS, L. Amplificador operacional. Capítulo IV, Acessado em 03/11/2019. Disponível em: <<http://luiscaldas.com.br/unip/electronicaIII/exercicios/resolvidos/lista07.pdf>>. Citado na página 39.
- DEVICES, A. Op amp noise relationships: 1/f noise, rms noise, and equivalent noise bandwidth. MT-048, Acessado em 03/11/2019. Disponível em: <<https://www.analog.com/media/en/training-seminars/tutorials/MT-048.pdf>>. Citado 2 vezes nas páginas 13 e 40.
- FOROOSHANI, A. E. et al. A survey of wireless communications and propagation modeling in underground mines. IEEE COMMUNICATIONS SURVEYS TUTORIALS, v. 15, n. 4, 2013. Citado 3 vezes nas páginas 29, 30 e 31.
- INSTRUMENTS, T. Op amp noise theory and applications - pdf. Post Office Box 655303, Dallas, Texas 75265, 2008. Citado 5 vezes nas páginas 13, 45, 46, 47 e 71.
- KUANG, X.; WANG, T.; FAN, F. The design of low noise chopper operational amplifier with inverter. Ministry of Education Key Lab. of RF Circuit and System Hangzhou Dianzi University, Hangzhou 310018, China, 2015. Citado 4 vezes nas páginas 39, 40, 41 e 42.
- LATHI, P. B.; DING, Z. In: *Sistemas de comunicações analógicos e digitais modernos*. [S.l.: s.n.], 1993. v. 4. Citado 2 vezes nas páginas 13 e 35.
- LEACH, J. W. M. Fundamentals of low-noise analog circuit design. PROCEEDINGS OF THE IEEE, v. 82, n. 10, 1994. Citado 2 vezes nas páginas 46 e 47.
- LEAL, C. C. *Casamento de Impedância de Antenas*. [S.l.], Acessado em 19/11/2019. Disponível em: <<https://www.cin.ufpe.br/~clac/cap12.pdf>>. Citado na página 37.
- MALBURG, M. M. *Modulação*. [S.l.], Acessado em 14/11/2019. Disponível em: <[https://www.gta.ufrj.br/grad/04\\_2/Modulacao/](https://www.gta.ufrj.br/grad/04_2/Modulacao/)>. Citado na página 36.
- MOTCHENBACHER, C.; CONNELLY, J. In: *Low-Noise Electronic System Desing*. [S.l.: s.n.], 1993. v. 1. Citado na página 38.
- MOTCHENBACHER, C.; CONNELLY, J. In: *Low Noise Electronic System Design*. [S.l.: s.n.], 1993. v. 1. Citado 2 vezes nas páginas 45 e 46.

- PATRI, A.; NAYAK, A.; JAYANTHU, S. D. Wireless communication systems for underground mines – a critical appraisal. *International Journal of Engineering Trends and Technology(IJETT)*, v. 4, n. 7, 2013. Citado na página 30.
- RAZAVI, B. In: *RF Microelectronics*. [S.l.: s.n.], 2011. v. 2. Citado 3 vezes nas páginas 13, 41 e 42.
- SILVA, L. S. et al. Desafios para a transmissão de dados em um sistema de comunicação through-the-earth (tte). XXXIV SIMPÓSIO BRASILEIRO DE TELECOMUNICAÇÕES - SBrT2016, 2016. Citado na página 30.
- YARKAN, S. et al. Underground mine communications: A survey. *IEEE COMMUNICATIONS SURVEYS TUTORIALS*, v. 11, n. 3, 2009. Citado na página 29.
- YENCHEK, M. R. et al. Niosh-sponsored research in through-the-earth communications for mines: A status report. *IEEE TRANSACTIONS ON INDUSTRY APPLICATIONS*, v. 48, n. 5, 2012. Citado 3 vezes nas páginas 29, 30 e 31.



# Anexos



## ANEXO A – Código Para Cálculo do Amplificador *Folded Cascode* PMOS

```
#include <stdio.h>
#include <math.h>
#include <stdlib.h>

int main()
{
    double Ib = 0, I1 = 0, I5 = 0, I6 = 0, I3 = 0, gm1 = 0, gm4 = 0;
    double gm6 = 0, gm11 = 0, Sb = 0, S1 = 0, S2 = 0, S3 = 0, S4_1 = 0;
    double S4 = 0, S5 = 0, S6 = 0, S7 = 0, S8 = 0, S9 = 0, S10 = 0;
    double S11 = 0, CL1 = 0, CL2 = 0, SR = 0, L = 0, GB = 0, Pdis = 0;
    double Av = 0, Avd = 0, VDD = 0, VSS = 0, Vds5 = 0, Vds11 = 0;
    double Sb1 = 0, Sb2 = 0, Sb3 = 0, ln = 0, lp = 0, Kn = 0, Kp = 0;
    double Vtn = 0, Vtp = 0, CP = 0, K = 0, gds4 = 0, gds6 = 0;
    double gds11 = 0, gds1 = 0, R_out = 0, b = 0, Vpb2 = 0, Vnb2 = 0;
    double W1 = 0, W2 = 0, W3 = 0, W4 = 0, W5 = 0, W6 = 0, W7 = 0;
    double W8 = 0, W9 = 0, W10 = 0, W11 = 0, W12 = 0, W13 = 0, W14 = 0;
    double Wb = 0, Wb1 = 0, Wb2 = 0, Wb3 = 0, Vo_max = 0, Vo_min = 0;
    double Vi_max = 0, Vi_min = 0, Cox = 0, rds4 = 0, rds6 = 0;
    double rds11 = 0, rds1 = 0, RII = 0;

    // tsmc 018
    Ib = 10;
    L = 5;
    Av = 5000;
    CP = 1.2;
    CL1 = 5;
    CL2 = 2;
    Cox = 8.82;
    SR = 2;
    GB = 5;
    ln = 0.06;
    lp = 0.08;
    Kn = 591;
```

```

Kp = 216;
Vtn = 0.397;
Vtp = 0.457;
Vo_max = 0.8;
Vo_min = 0.3;
Vi_max = 1.3;
Vi_min = 0.8;
VDD = 1.8;
VSS = 0;

CL1 = CL1*pow(10,(-12));
CL2 = CL2*pow(10,(-12));
SR = SR*pow(10,6);
GB = GB*pow(10,6);
Kn = Kn*pow(10,(-6));
Kp = Kp*pow(10,(-6));
L = L*pow(10,(-6));
Cox = Cox*pow(10,(-3));
Ib = Ib*pow(10,(-6));

I3 = CL1*SR;
I5 = I3*CP;
Vds11 = (VDD - Vo_max)/2;
Vds5 = fabs((fabs(VSS) - fabs(Vo_min)))/2;
S5 = (2*I5)/(Kn*pow(Vds5,2));
S11 = (2*I5)/(Kp*pow(Vds11,2));
S8 = S11;
S10 = S11;
S9 = S11;
S4 = S5;
S6 = S5;
S7 = S5;
S1 = (pow((2*M_PI*GB),2)*(pow(CL2,2)))/(Kp*I3);
S2 = S1;
S3 = (2*I3)/(Kp*(pow((VDD - Vi_max-sqrt(I3/(Kp*S1))-fabs(Vtp)),2)));
S4_1 = (2*I5)/(Kn*(pow((Vi_min + Vtp - VSS),2)));

if (S4 < S4_1){
    S4 = S4_1;

```

```

}
else {
    Vi_min = (sqrt(2*I5/(Kn*S4))) - Vtn + VSS;
}
S5 = S4;
I1 = I3/2;
I6 = I5 - I1;
gm1 = sqrt(2*Kp*S1*I1);
gm4 = sqrt(2*Kn*S4*I5);
gm6 = sqrt(2*Kn*S6*I6);
gm11 = sqrt(2*Kp*S11*I6);
rds1 = 1/(lp*I1);
rds4 = 1/(ln*I5);
rds6 = 1/(ln*I6);
rds11 = 1/(lp*I6);
gds1 = 1/(rds1);
gds4 = 1/(rds4);
gds6 = 1/(rds6);
gds11 = 1/(rds11);
RII = gm11*rds11*rds11;
b = (gm6*rds6)/(gds1 + gds4);
R_out = (RII*b)/(b + RII);
K = (RII*(gds1 + gds4))/(gm6*rds6);
Avd = ((2 + K)/(2 + 2*K))*gm1*R_out;
Pdis = (I5+I3+I5)*VDD;
Sb = ((Ib*S3)/I3);
Sb1 = ((Sb*I5)/Ib);
Vpb2 = VDD - 2*Vds11 - fabs(Vtp);
Vnb2 = fabs(VSS + fabs(2*Vds5) + Vtn);

L = L*pow(10,6);
I1 = I1*pow(10,6);
I3 = I3*pow(10,6);
I5 = I5*pow(10,6);
I6 = I6*pow(10,6);
Pdis = Pdis*pow(10,3);

W1 = S1*L;
W2 = S2*L;

```

```

W3 = S3*L;
W4 = S4*L;
W5 = S5*L;
W6 = S6*L;
W7 = S7*L;
W8 = S8*L;
W9 = S9*L;
W10 = S10*L;
W11 = S11*L;
Wb = Sb*L;
Wb1 = Sb1*L;

printf("O valor de S1 e: %lf\n", S1);
printf("O valor de S2 e: %lf\n", S2);
printf("O valor de S3 e: %lf\n", S3);
printf("O valor de S4 e: %lf\n", S4);
printf("O valor de S5 e: %lf\n", S5);
printf("O valor de S6 e: %lf\n", S6);
printf("O valor de S7 e: %lf\n", S7);
printf("O valor de S8 e: %lf\n", S8);
printf("O valor de S9 e: %lf\n", S9);
printf("O valor de S10 e: %lf\n", S10);
printf("O valor de S11 e: %lf\n", S11);
printf("O valor de Sb e: %lf\n", Sb);
printf("O valor de Spb1_p e: %lf\n", S4);
printf("O valor de Spb1_n e: %lf\n", Sb1);

printf("\nO valor de Av encontrado e: %lf V/V\n", Avd);
printf("O valor de Pdis e: %lf mW\n", Pdis);

printf("\nComo o valor do comprimento do canal escolhido foi de
%lf um, as larguras correspondentes valem:\n", L);
printf("W1: %lf um\n", W1);
printf("W2: %lf um\n", W2);
printf("W3: %lf um\n", W3);
printf("W10: %lf um\n", W10);
printf("W11: %lf um\n", W11);
printf("Wb: %lf um\n", Wb);
printf("Wpb1_n: %lf um\n", W4);

```

```

printf("Wpb1_p: %lf um\n", Wb1);

printf("\nPara o circuito de bias, tem-se que:\n");

printf("O valor de Vpb2 e: %lf V\n", Vpb2);
printf("O valor de Vnb2 e: %lf V\n", Vnb2);
printf("O valor de I1 e: %lf uA\n", I1);
printf("O valor de I3 e: %lf uA\n", I3);
printf("O valor de I5 e: %lf uA\n", I5);
printf("O valor de I6 e: %lf uA\n", I6);

return 0;
}

```

```

O valor de S1 e: 1.827705
O valor de S2 e: 1.827705
O valor de S3 e: 6.862792
O valor de S4 e: 1.804851
O valor de S5 e: 1.804851
O valor de S6 e: 1.804851
O valor de S7 e: 1.804851
O valor de S8 e: 0.444444
O valor de S9 e: 0.444444
O valor de S10 e: 0.444444
O valor de S11 e: 0.444444
O valor de Sb e: 6.862792
O valor de Spb1_p e: 1.804851
O valor de Spb1_n e: 8.235351

O valor de Av encontrado e: 4279.603489 V/V
O valor de Pdis e: 0.061200 mW

Como o valor do comprimento do canal escolhido foi de 5.000000 um, as larguras correspondentes valem:
W1: 9.138523 um
W2: 9.138523 um
W3: 34.313961 um
W4: 9.024253 um
W5: 9.024253 um
W6: 9.024253 um
W7: 9.024253 um
W8: 2.222222 um
W9: 2.222222 um
W10: 2.222222 um
W11: 2.222222 um
Wb: 34.313961 um
Wpb1_n: 9.024253 um
Wpb1_p: 41.176753 um

Para o circuito de bias, tem-se que:
O valor de Vpb2 e: 0.343000 V
O valor de Vnb2 e: 0.697000 V
O valor de I1 e: 5.000000 uA
O valor de I3 e: 10.000000 uA
O valor de I5 e: 12.000000 uA
O valor de I6 e: 7.000000 uA

```

Figura 74 – Resultado dos valores fornecidos pelo programa.





## ANEXO B – Código Para Validar As Funções de Transferência

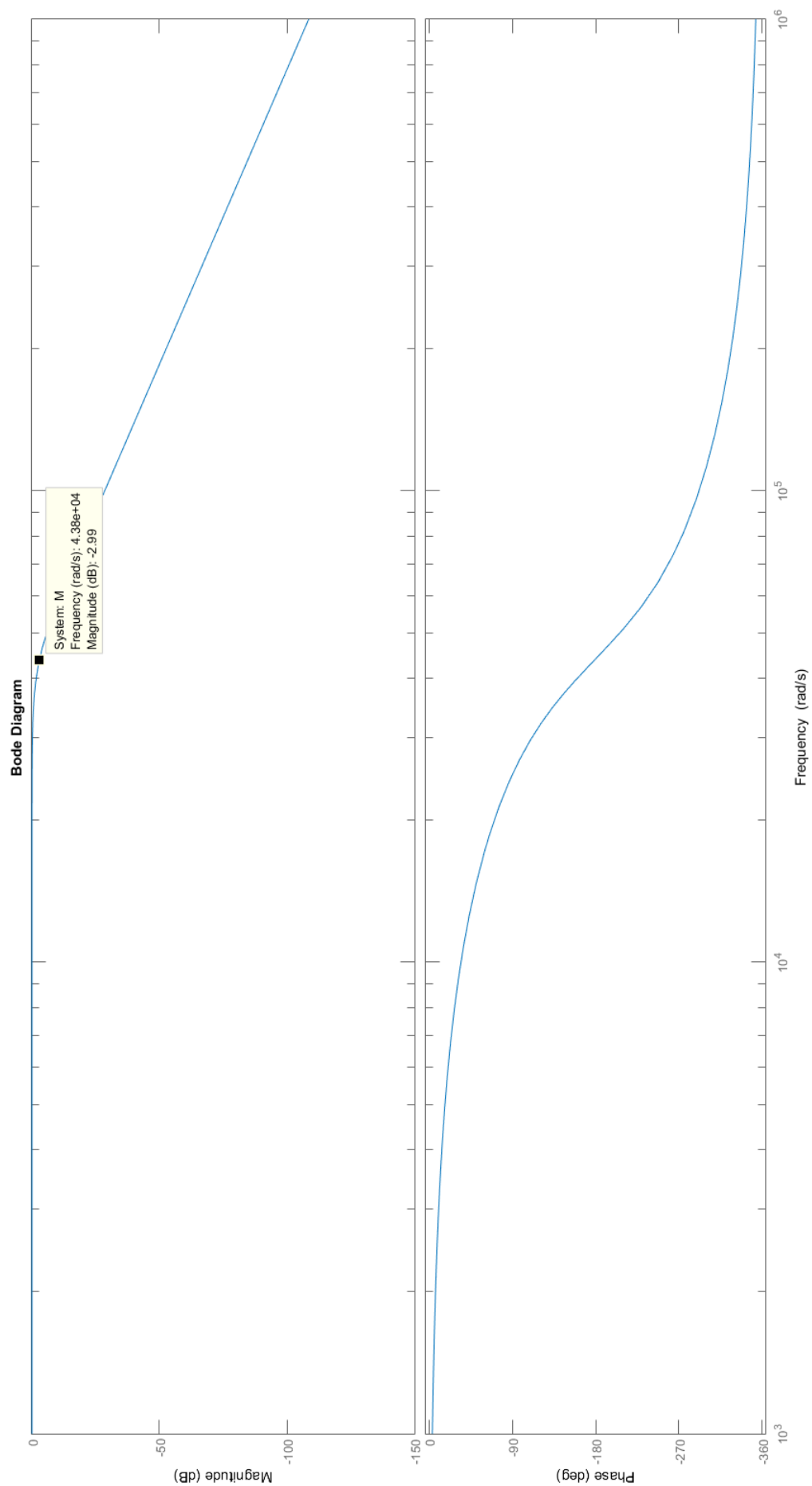
```
% Função de Transferência

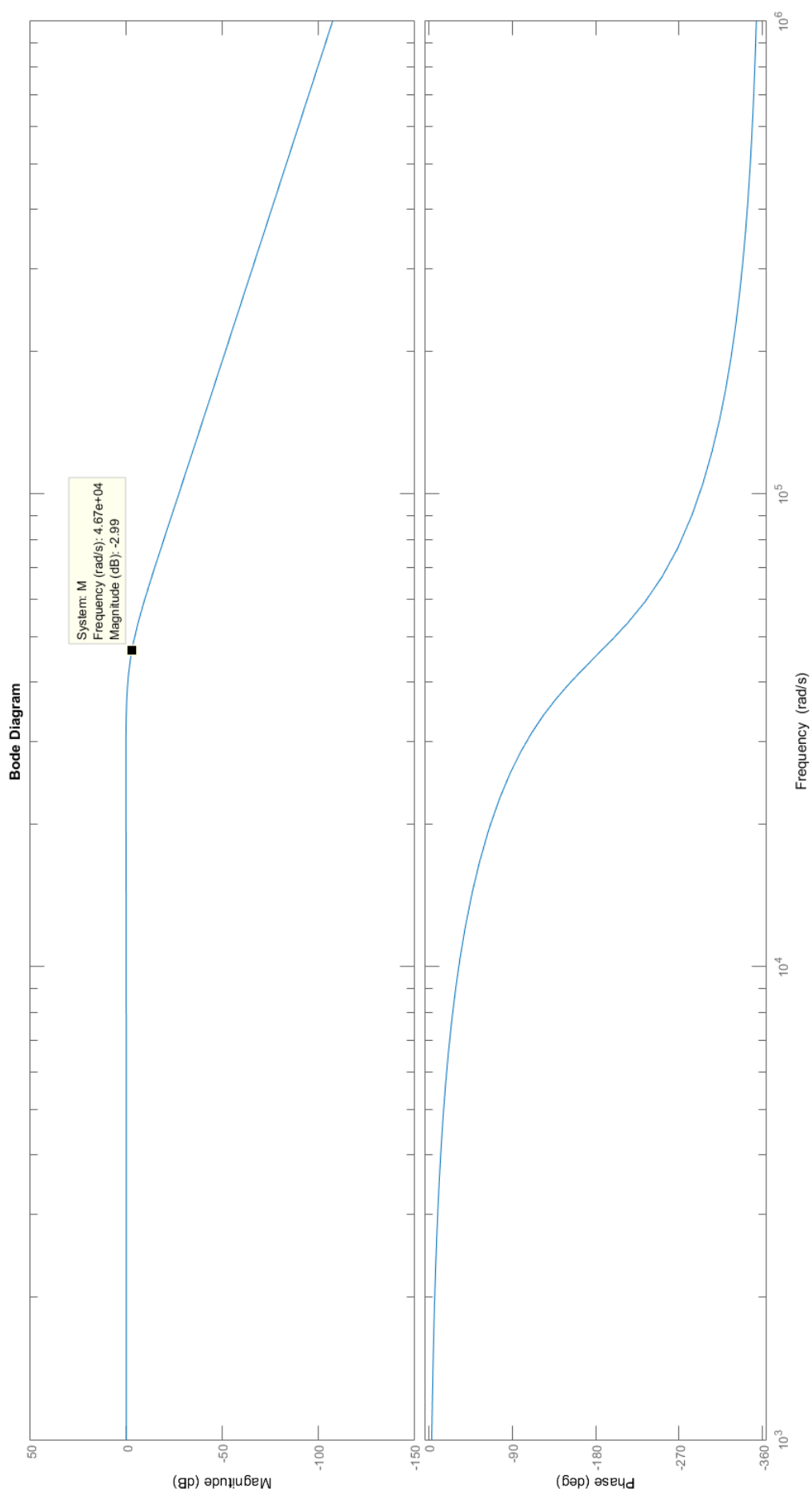
clc
clear all

num = [3.74e+18]; % Numerador
dem = [1, 115023, 6.6e+9, 2.23e+14, 3.74e+18]; % Denominador

M = tf(num,dem) % Função de transferência

bode(M) % Plotar o diagrama de Bode
```

Figura 75 – Diagrama de *Bode* da função de transferência do filtro

Figura 76 – Diagrama de *Bode* da função de transferência do filtro



# ANEXO C – Código Para Exemplificar Uma Modulação BPSK

```
% Modulação BPSK

clc
clear all

A = 1; %Amplitude
t = 0:0.001:1; %Intervalo de amostra
f1 = 20; %Frequencia da portadora
f2 = 2; %Frequencia da mensagem
x = A.*sin(2*pi*f1*t); %Seno da portadora
u = square(2*pi*f2*t); %Sinal da mensagem
v = x.*u; %Processo de modulação

%Plotar a portadora
figure('name','Modulação BPSK','numbertitle','off');
subplot(3,1,1);
plot(t,x,'c','linewidth',2);
xlabel('tempo');
ylabel('Amplitude');
title('Portadora');
grid on;

%Plotar a mensagem
subplot(3,1,2);
plot(t,u,'r','linewidth',2);
xlabel('tempo');
ylabel('Amplitude');
title('Sinal da Mensagem');
axis([0 1 -2 2]);
grid on;

%Plotar sinal modulado
subplot(3,1,3);
plot(t,v,'linewidth',2);
```

```
axis([0 1 -6 6]);  
xlabel('tempo'); ylabel('Amplitude');  
title('BPSK');  
grid on;
```

## ANEXO D – Código Para Cálculo do Amplificador de Dois Estágios

```

#include <stdio.h>
#include <math.h>
#include <stdlib.h>

int main()
{
    double I4 = 0, I5 = 0, I6 = 0, Ib = 0, gm1 = 0, gm2 = 0;
    double gm4 = 0, gm6 = 0, S1 = 0, S2 = 0, S3 = 0, S4 = 0;
    double S5 = 0, S6 = 0, S7 = 0, Sb = 0, Cc = 0, CL = 0;
    double SR = 0, L = 0, GB = 0, Pdis = 0, Av = 0, Vin_max = 0;
    double Vin_min = 0, VDD = 0, VSS = 0, Vds5 = 0, ln = 0;
    double lp = 0, Kn = 0, Kp = 0, Vtn = 0, Vtp = 0, W1 = 0;
    double W2 = 0, W3 = 0, W4 = 0, W5 = 0, W6 = 0, W7 = 0, Wb = 0;

    //tsmc018
    Ib = 10;
    L = 5;
    Av = 3000;
    CL = 2;
    SR = 4;
    GB = 5;
    ln = 0.06;
    lp = 0.08;
    Kn = 591;
    Kp = 216;
    Vtn = 0.397;
    Vtp = 0.457;
    Vin_max = 1.3;
    Vin_min = 0.9;
    VDD = 1.8;
    VSS = 0;

    CL = CL*pow(10,(-12));

```

```

SR = SR*pow(10,6);
GB = GB*pow(10,6);
Ib = Ib*pow(10,(-6));
Kn = Kn*pow(10,(-6));
Kp = Kp*pow(10,(-6));

Cc = CL*0.75;
I5 = SR*Cc;
I4 = I5/2;
S3 = (I5/(Kp*pow((VDD - Vin_max - fabs(Vtp) + Vtn),2)));
S4 = S3;
gm1 = GB*2*M_PI*Cc;
gm2 = gm1;
S2 = (pow(gm1,2))/(Kn*I5);
S1 = S2;
Vds5 = Vin_min - VSS - sqrt(I5/(Kn*S1)) - Vtp;
S5 = ((2*I5)/(Kn*pow(Vds5,2)));
gm6 = 10*gm1;
gm4 = sqrt(2*Kp*I4*S4);
S6 = ((gm6/gm4)*S4);
I6 = (pow(gm6,2)/(2*Kp*S6));
S7 = ((I6/I5)*S5);
Pdis = ((I5 + I6)*(VDD + fabs(VSS)));
Av = ((2*gm2*gm6)/(I5*(ln + lp)*I6*(lp + ln)));
Sb = ((Ib*S5)/I5);

W1 = S1*L;
W2 = S2*L;
W3 = S3*L;
W4 = S4*L;
W5 = S5*L;
W6 = S6*L;
W7 = S7*L;
Wb = Sb*L;

Pdis = Pdis*pow(10,3);
Cc = Cc*pow(10,12);

printf("\n0 valor de S1 e: %lf\n", S1);

```



---

```
printf("O valor de S2 e: %lf\n", S2);
printf("O valor de S3 e: %lf\n", S3);
printf("O valor de S4 e: %lf\n", S4);
printf("O valor de S5 e: %lf\n", S5);
printf("O valor de S6 e: %lf\n", S6);
printf("O valor de S7 e: %lf\n", S7);
printf("O valor de Sb e: %lf\n", Sb);

printf("\nO valor de Cc e: %lf pF\n", Cc);
printf("\nO valor de Av e: %lf V/V\n", Av);
printf("O valor de Pdiss e: %lf mW\n", Pdiss);

printf("\nComo o valor do comprimento do canal escolhido foi de
%lf um, as larguras correspondentes valem:\n", L);
printf("W1: %lf um\n", W1);
printf("W2: %lf um\n", W2);
printf("W3: %lf um\n", W3);
printf("W4: %lf um\n", W4);
printf("W5: %lf um\n", W5);
printf("W6: %lf um\n", W6);
printf("W7: %lf um\n", W7);
printf("Wb: %lf um\n", Wb);

return 0;
}
```

```
O valor de S1 e: 0.626244
O valor de S2 e: 0.626244
O valor de S3 e: 0.143480
O valor de S4 e: 0.143480
O valor de S5 e: 0.203756
O valor de S6 e: 4.958322
O valor de S7 e: 3.520652
O valor de Sb e: 0.339593

O valor de Cc e: 1.500000 pF

O valor de Av e: 3642.848624 V/V
O valor de Pdis e: 0.197411 mW

Como o valor do comprimento do canal escolhido foi de 5.000000 um, as larguras correspondentes valem:
W1: 3.131220 um
W2: 3.131220 um
W3: 0.717401 um
W4: 0.717401 um
W5: 1.018780 um
W6: 24.791609 um
W7: 17.603259 um
Wb: 1.697967 um
```

Figura 77 – Resultado dos valores fornecidos pelo programa.

# ANEXO E – Amplificador Modelado em Verilog-A

```
// VerilogA for TCC, Chopper_Amp, veriloga

`include "constants.vams"
`include "disciplines.vams"

module Chopper_Amp(v_out, agnd, avdd, vin_max, vin_min);
parameter real gain=1;
parameter real rid=1;
parameter real ro=1;
output v_out;
electrical v_out;
input agnd;
electrical agnd;
input avdd;
electrical avdd;
input vin_max;
electrical vin_max;
input vin_min;
electrical vin_min;
electrical p;

analog begin
V(vin_max,vin_min) <+ rid*I(vin_max,vin_min);
V(p,agnd) <+ gain*V(vin_max,vin_min);
V(p,v_out) <+ ro*I(p,v_out);
end

endmodule
```



## ANEXO F – Filtro Modelado em Verilog-AMS

```
//Verilog-AMS HDL for "TCC", "Filtro_SK_4" "verilogams"

`include "constants.vams"
`include "disciplines.vams"

module Filtro_SK_4 ( out_fsk, agnd, avdd, in_fsk );

    input avdd;
    input in_fsk;
    output out_fsk;
    input agnd;
    electrical avdd,in_fsk,out_fsk,agnd;

    analog begin
V(out_fsk,agnd) <+ laplace_nd(V(in_fsk,agnd),{4.16667E18},{4.16667E18,
2.333333E14,6.75E9,113333,1});
    end

endmodule
```





## ANEXO G – *Layouts*

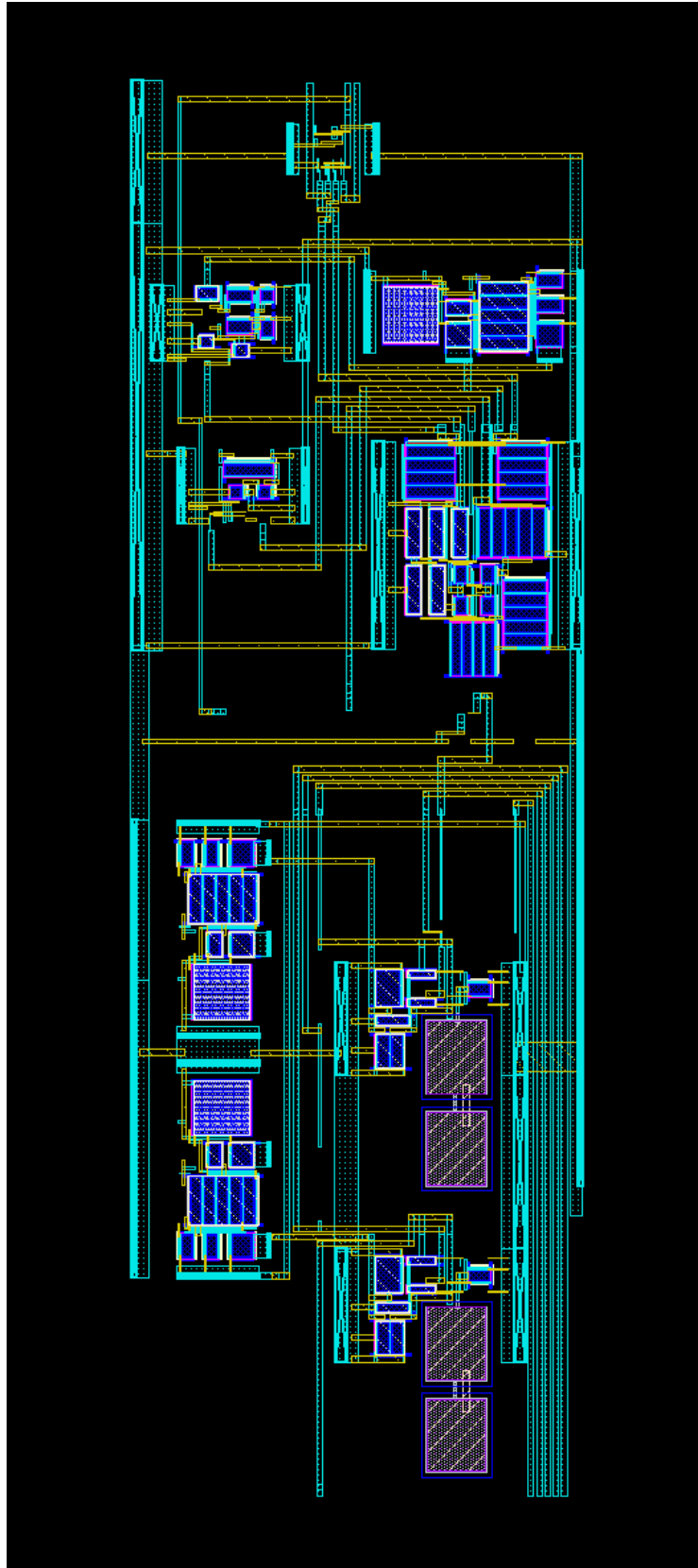


Figura 78 – *Layout do Chopper completo*



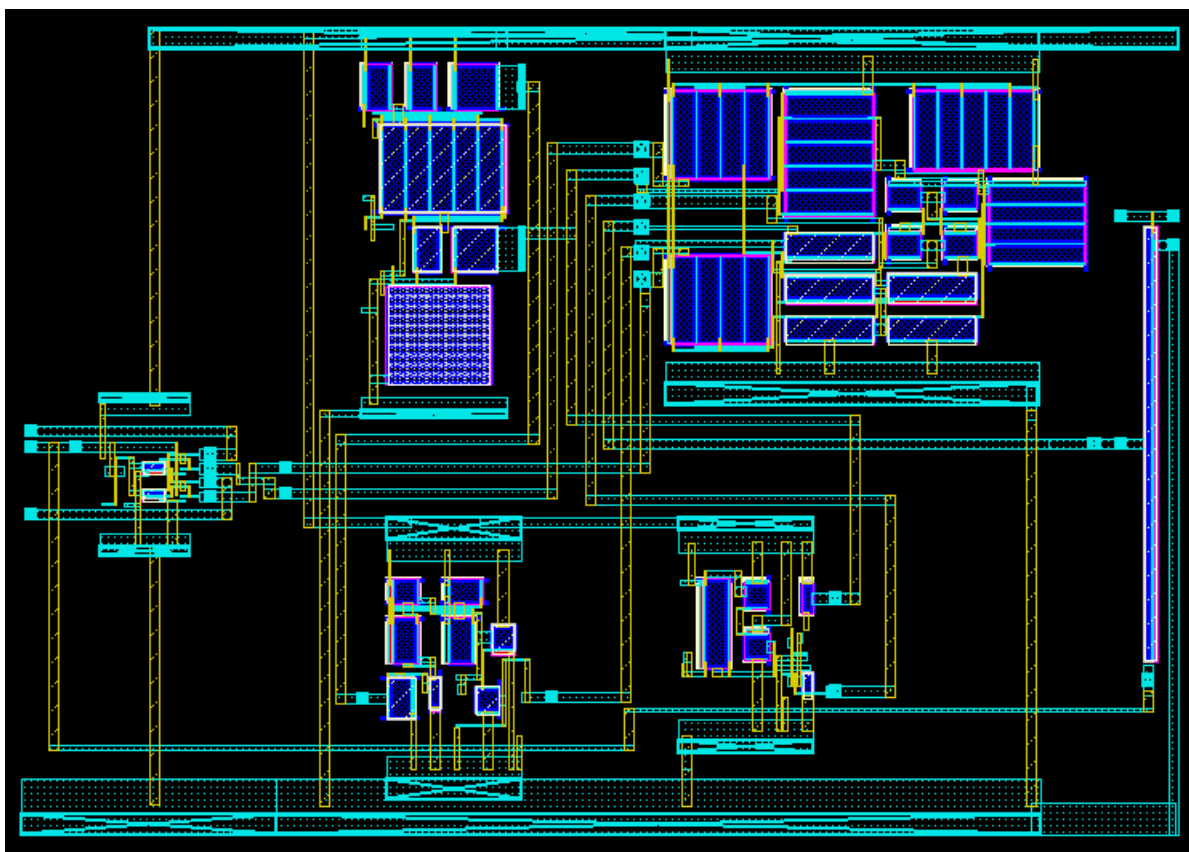


Figura 79 – *Layout* sem o filtro

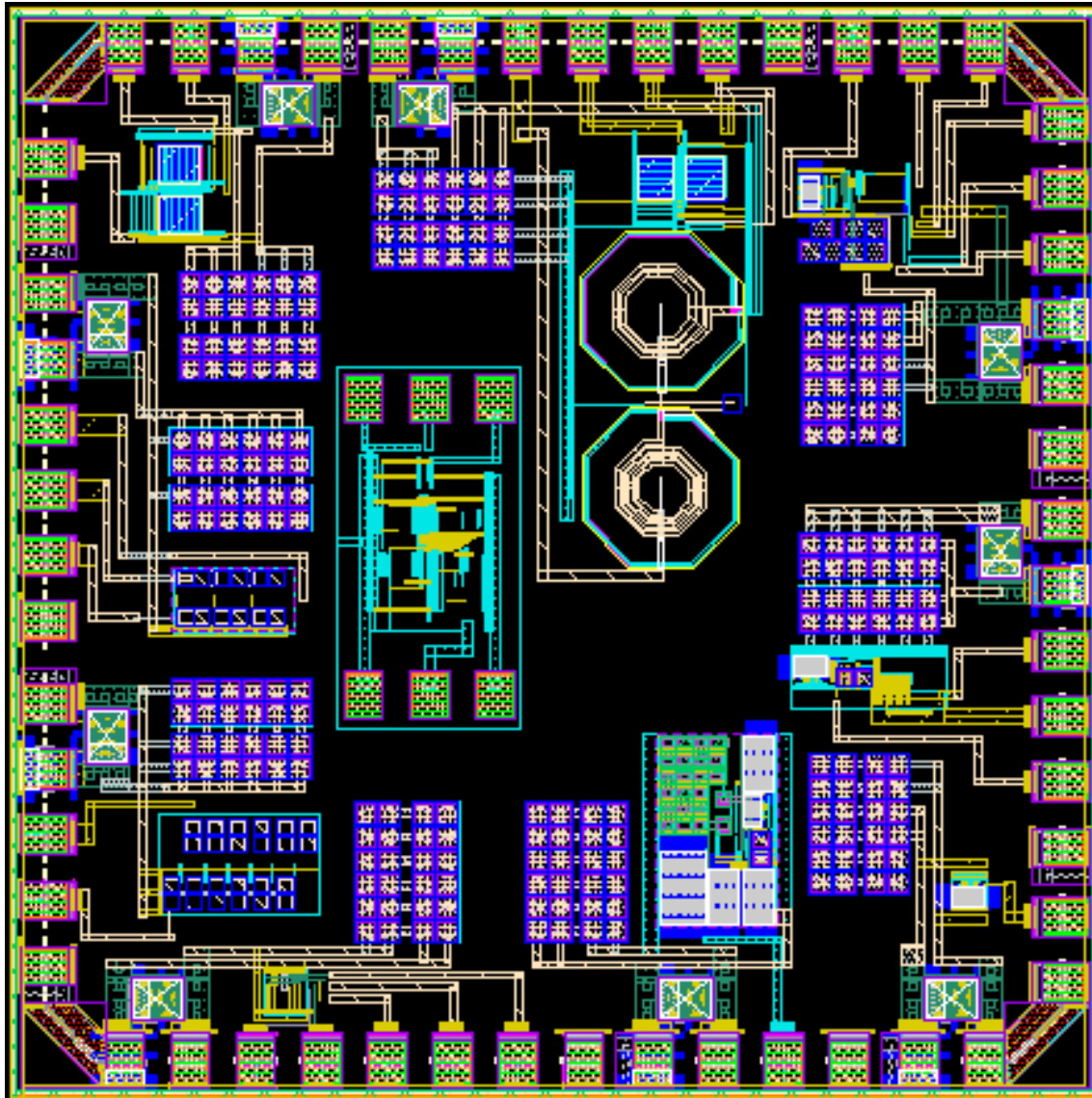


Figura 80 – *Layout do chip final*